

This Page Is Inserted by IFW Operations  
and is not a part of the Official Record

## **BEST AVAILABLE IMAGES**

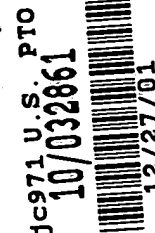
Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

**IMAGES ARE BEST AVAILABLE COPY.**

**As rescanning documents *will not* correct images,  
please do not report the images to the  
Image Problems Mailbox.**



## IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

Applicant: Michio Fukuoka; Kenichi Hasegawa; : Art Unit:  
Yasuki Nagatomo; Eizo Hatanaka;  
Hideyuki Todaka; Toshiyuki Iwao  
Serial No.: To be assigned : Examiner:  
Filed: Herewith :  
For: CIRCUIT PROTECTOR :

5/Priority P  
7.5.10.106  
5-15

## CLAIM TO RIGHT OF PRIORITY

Assistant Commissioner for Patents  
Washington, D.C. 20231

S I R :

Pursuant to 35 U.S.C. 119, Applicant's claim to the benefit of filing of prior Japanese Patent Applications No. 2000-397685, filed December 27, 2000, No. 2000-397686, filed December 27, 2000, and No. 2001-183173, filed, June 18, 2001, as stated in the inventor's Declaration, is hereby confirmed.

A certified copy of each of the above-referenced applications is enclosed.

Respectfully submitted,

Lawrence E. Ashery, Reg. No. 34,515  
Attorney for Applicants

LEA/jam

Enclosures: Certified Copies of Japanese Applications  
Dated: December 27, 2001

Suite 301  
One Westlakes, Berwyn  
P.O. Box 980  
Valley Forge, PA 19482-0980  
(610) 407-0700

The Assistant Commissioner for Patents is hereby  
authorized to charge payment to Deposit Account  
No. 18-0350 of any fees associated with this  
communication.

**EXPRESS MAIL** Mailing Label Number: EV 050914377 US

Date of Deposit: December 27, 2001

I hereby certify that this paper and fee are being deposited, under 37 C.F.R. § 1.10 and with sufficient postage, using the "Express Mail Post Office to Addressee" service of the United States Postal Service on the date indicated above and that the deposit is addressed to the Assistant Commissioner for Patents, Washington, D.C. 20231.

Kathleen Libby

Kathleen Libby

日 本 国 特 許 庁  
JAPAN PATENT OFFICE

JC971 U.S. PTO  
10/032861  
12/27/01

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office

出 願 年 月 日

Date of Application:

2000年12月27日

出 願 番 号

Application Number:

特願2000-397685

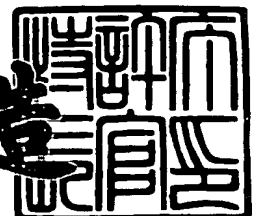
出 願 人  
Applicant(s):

松下電器産業株式会社

2001年 8月24日

特 許 庁 長 官  
Commissioner,  
Japan Patent Office

及 川 耕 造



出証番号 出証特2001-3075479

【書類名】 特許願

【整理番号】 2913021267

【提出日】 平成12年12月27日

【あて先】 特許庁長官殿

【国際特許分類】 H01H 37/76

【発明者】

    【住所又は居所】 大阪府門真市大字門真 1 0 0 6 番地 松下電器産業株式会社内

    【氏名】 長谷川 健一

【発明者】

    【住所又は居所】 大阪府門真市大字門真 1 0 0 6 番地 松下電器産業株式会社内

    【氏名】 福岡 道生

【発明者】

    【住所又は居所】 大阪府門真市大字門真 1 0 0 6 番地 松下電器産業株式会社内

    【氏名】 畠中 栄造

【発明者】

    【住所又は居所】 大阪府門真市大字門真 1 0 0 6 番地 松下電器産業株式会社内

    【氏名】 長友 泰樹

【特許出願人】

    【識別番号】 000005821

    【氏名又は名称】 松下電器産業株式会社

【代理人】

    【識別番号】 100097445

    【弁理士】

    【氏名又は名称】 岩橋 文雄

【選任した代理人】

【識別番号】 100103355

【弁理士】

【氏名又は名称】 坂口 智康

【選任した代理人】

【識別番号】 100109667

【弁理士】

【氏名又は名称】 内藤 浩樹

【手数料の表示】

【予納台帳番号】 011305

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 9809938

【書類名】 明細書

【発明の名称】 回路保護素子

【特許請求の範囲】

【請求項 1】 柱状の基台と、前記基台の上に設けられた導電膜と、前記導電膜に設けられ前記導電膜に狭幅部を形成する溝と、前記基台の両端に設けられた端子部とを備え、少なくとも前記狭幅部を規制する前記溝の幅を  $6\mu\text{m} \sim 45\mu\text{m}$  としたことを特徴とする回路保護素子。

【請求項 2】 狭幅部の幅を  $10 \sim 40\mu\text{m}$  とした請求項 1 記載の回路保護素子。

【請求項 3】 溝をレーザー加工で形成した請求項 1 記載の回路保護素子。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、電子機器あるいは、バッテリー等を搭載したモバイル型電子機器等に用いられ、特に、ハードディスクドライブ装置、光ディスク装置などの記憶装置や、パーソナルコンピュータやモバイル型パーソナルコンピュータなどに用いられる回路保護素子に関するものである。

【0002】

【従来の技術】

従来用いられている回路保護素子は、例えば特開平 5 - 1 2 0 9 8 5 号公報等  
に示されているものがある。

【0003】

従来の技術のものは、絶縁基板上に一对の導電部を設け、この一对の導電部にわたってヒューズ部を設け、このヒューズ部を覆う J C R コート部を設け、 J C R コート部を覆う樹脂モールド部が設けられている。

【0004】

【発明が解決しようとする課題】

しかしながら前記従来の構成では、構造が複雑で、溶断特性のバラツキがやや大きいという問題点があった。

【 0 0 0 5 】

本発明は前記従来課題を解決するもので、溶断特性のバラツキを小さくできる回路保護素子を提供することを目的としている。

【 0 0 0 6 】

【課題を解決するための手段】

本発明は、柱状の基台上に導電膜を設け、導電膜に溝を設けることによって、狭幅部を設け、少なくとも狭幅部を規制する溝の幅を  $6\mu\text{m} \sim 45\mu\text{m}$  とした。

【 0 0 0 7 】

【発明の実施の形態】

請求項 1 記載の発明は、柱状の基台と、前記基台の上に設けられた導電膜と、前記導電膜に設けられ前記導電膜に狭幅部を形成する溝と、前記基台の両端に設けられた端子部とを備え、少なくとも前記狭幅部を規制する前記溝の幅を  $6\mu\text{m} \sim 45\mu\text{m}$  としたことを特徴とする回路保護素子とすることで、狭幅部に熱的なダメージが加わるのを低減でき、溶断時間などの溶断特性のバラツキを抑えることができる。

【 0 0 0 8 】

請求項 2 記載の発明は、狭幅部の幅を  $20 \sim 40\mu\text{m}$  とした請求項 1 記載の回路保護素子とすることで、小電流から大電流に対応できる素子を得る事ができる。

【 0 0 0 9 】

請求項 3 記載の発明は、溝をレーザー加工で形成した請求項 1 記載の回路保護素子とすることで、生産性を向上させることができる。

【 0 0 1 0 】

図 1、図 2 はそれぞれ本発明の一実施の形態における回路保護素子を示す斜視図及び側面図である。

【 0 0 1 1 】

図 1 において、11 は絶縁材料などをプレス加工、押し出し法等を施して構成されている基台、12 は基台 11 の上に設けられている導電膜で、導電膜 12 は、印刷法、塗布法、メッキ法やスパッタリング法等の蒸着法等によって基台 11

上に形成される。13は基台11及び導電膜12に設けられた溝で、溝13は、レーザ光線等を導電膜12に照射することによって形成したり、導電膜12に砥石等を当てて機械的に形成されている。14は基台11及び導電膜12の溝13を設けた部分に塗布された保護材、15、16はそれぞれ端子電極が形成された端子部で、端子部15と端子部16の間には、溝13及び保護材14が設けられている。なお、図2は、保護材14の一部を取り除いた図である。

#### 【0012】

また、13aは溝13の両端部間で形成された狭幅部で、狭幅部13aは導電膜12の一部である。この狭幅部13aの幅または膜厚の少なくとも一方の設定によって、溶断電流を制御するようにしている。すなわち、動作としては、例えば5Aの電流で溶断するように構成したい場合には、予め5Aで狭幅部13aが溶断するように、導電膜12の材料や膜厚、狭幅部13aの幅、基台11の材料等を実験等で算出しておき、その構造で回路保護素子を作製する。そして、所定の電流（例えば5Aの電流）が流れると、狭幅部13aが溶断して、過電流による回路基板や電子機器等の故障等を防止している。

#### 【0013】

13b、13cは狭幅部13aと端子部15、16とのそれぞれの間に設けられた溝で、溝13b、13cはそれぞれコ字型に形成されている。この溝13b、13cを設けることで、狭幅部13aに所定以上の電流が流れ発熱した場合に、熱が端子部方向へ流れるのを抑制し、溶断時間などを短くでき、特性のばらつきを抑えることができる。すなわち、溝13b、13cを設けることで、比較的熱伝導がよい導電膜12を切断できるので、熱の広がりを抑えることができ、溶断時間などを短くすることができる。なお、この溝13b、13cは製品の仕様や使われる環境等によって、特に設けなくても良い場合もある。

#### 【0014】

また、本実施の形態の回路保護素子は、回路保護素子の長さL1、幅L2、高さL3は以下の通りとなっていることが好ましい。

#### 【0015】

$L1 = 0.5 \sim 2.2 \text{ mm}$ （好ましくは $0.8 \sim 1.8 \text{ mm}$ ）



$L2 = 0.2 \sim 1.3 \text{ mm}$  (好ましくは  $0.4 \sim 0.9 \text{ mm}$ )

$L3 = 0.2 \sim 1.3 \text{ mm}$  (好ましくは  $0.4 \sim 0.9 \text{ mm}$ )

$L1$  が  $0.5 \text{ mm}$  以下であると、加工が非常に難しくなり、生産性が向上しない。また、 $L1$  が  $2.2 \text{ mm}$  を超えてしまうと、素子自体が大きくなってしまい、電子回路等が形成された基板など（以下回路基板等と略す）回路基板等の小型化ができず、ひいてはその回路基板等を搭載した電子機器等の小型化を行うことができない。また、 $L2$ 、 $L3$  それぞれが  $0.2 \text{ mm}$  以下であると、素子自体の機械的強度が弱くなりすぎてしまい、実装装置などで、回路基板等を実装する場合に、素子折れ等が発生することがある。また、 $L2$ 、 $L3$  が  $1.3 \text{ mm}$  以上となると、素子が大きくなりすぎて、回路基板等の小型化、ひいては装置の小型化を行うことができない。なお、 $L4$ （段落ちの深さ）は  $20 \mu\text{m} \sim 100 \mu\text{m}$  程度が好ましく、 $20 \mu\text{m}$  以下であれば、狭幅部 13a 上に溶断促進助剤を設け、その上に更に保護材 14 を設けたときに、保護材 14 を薄くしなければならず、その結果、実装の時などに衝撃などによって、前記溶断促進助剤に影響が出て、十分な溶断特性を得ることができないことがある。また、 $L4$  が  $100 \mu\text{m}$  を超えると基台の機械的強度が弱くなり、やはり素子折れ等が発生することがある。

#### 【0016】

以上の様に構成された回路保護素子について、以下各部の詳細な説明をする。

#### 【0017】

図3は本発明の一実施の形態における回路保護素子に用いられる導電膜を形成した基台の断面図、図4(a)、(b)はそれぞれ基台の側面図及び底面図である。

#### 【0018】

まず、基台 11 の形状について説明する。

#### 【0019】

基台 11 は、図3及び図4に示す様に、回路基板等を実装しやすいように断面が四角形状の中央部 11a と中央部 11a の両端に一体に設けられ、しかも断面が四角形状の端部 11b、11c によって構成されている。なお、端部 11b、11c 及び中央部 11a は断面四角形状としたが、五角形状や六角形状などの多

角形状でも良い。中央部 1 1 a は端部 1 1 b, 1 1 c から段落ちした構成となっている。本実施の形態では、端部 1 1 b, 1 1 c の断面形状を略正四角状とすることによって、回路基板等への回路保護素子を装着性を良好にした。また、本実施の形態では中央部 1 1 a に横向きに溝 1 3 を形成することによって、どのように回路基板等を実装しても方向性が無いために、取り扱いが容易になる。また、中央部 1 1 a には素子部（溝 1 3 や保護材 1 4）が形成されることとなり、端部 1 1 b, 1 1 c には端子部 1 5, 1 6 が形成される。

## 【 0 0 2 0 】

なお、本実施の形態では、中央部 1 1 a 及び端部 1 1 b, 1 1 c をともに略正四角形状としたが、正五角形状等の正多角形状あるいは円形状にしてもよい。さらに、本実施の形態では、中央部 1 1 a と端部 1 1 c, 1 1 b それぞれの断面形状を正四角形というように同一にしたが、異なっても良い。すなわち、端部 1 1 b, 1 1 c の断面形状を正多角形状とし、中央部 1 1 a の断面形状を他の多角形状としたり、円形状としても良い。中央部 1 1 a の断面形状を円形とすることによって、良好に溝 1 3 を形成することができる。

## 【 0 0 2 1 】

さらに、本実施の形態では、中央部 1 1 a を端部 1 1 b, 1 1 c より段落ちさせることによって、保護材 1 4 を塗布した際に、その保護材 1 4 と回路基板等が接触することなどを防止していたが、特に保護材 1 4 の厚みや実装される回路基板等の状況（回路基板等の実装される部分に溝が形成されていたり、回路基板等の電極部が盛り上がっている等）によって、中央部 1 1 a を段落ちさせなくてもよい。中央部 1 1 a を端部 1 1 b, 1 1 c から段落ちさせないと、基台 1 1 の構造が簡単になり、生産性が向上し、さらに中央部 1 1 a の機械的強度も向上する。この様に段落ちさせない場合でも、断面四角形状の四角柱形状としてもよいし、さらに断面を多角形状とする角柱とすることもできる。

## 【 0 0 2 2 】

また、図 4（a）に示す様に基台 1 1 の端部の高さ Z 1 及び Z 2 は下記の条件を満たすことが好ましい。

## 【 0 0 2 3 】

$$|Z1 - Z2| \leq 80 \mu m \text{ (好ましくは } 50 \mu m \text{)}$$

Z1とZ2の高さの違いが80 $\mu$ m(好ましくは50 $\mu$ m以下)を超えると、素子を基板に実装し、半田等で回路基板等に取り付ける場合、半田等の表面張力によって素子が一方の端部に引っ張られて、素子が立ってしまうというマンハッタン現象の発生する確率が非常に高くなる。このマンハッタン現象を示す側面図を図5に示す。図5に示すように、基板200の上に回路保護素子を配置し、端子部15、16それぞれと基板200の間に半田201、202が設けられているが、リフローなどによって半田201、202を溶かすと、半田201、202のそれぞれの塗布量の違いや、材質が異なることによる融点の違いによって、溶融した半田201、202の表面張力が端子部15と端子部16で異なり、その結果、図5に示すように一方の端子部(図5の場合は端子部15)を中心に回転し、回路保護素子が立ち上がってしまう。Z1とZ2の高さの違いが80 $\mu$ m(好ましくは50 $\mu$ m以下)を超えると、素子が傾いた状態で基板200に配置されることとなり、素子立ちを促進する。また、マンハッタン現象は特に小型軽量のチップ型の電子部品(チップ型回路保護素子を含む)において顕著に発生し、しかもこのマンハッタン現象の発生要因の一つとして、端子部15、16の高さの違いによって素子が傾いて基板200に配置されることを着目した。この結果、Z1とZ2の高さの差を80 $\mu$ m以下(好ましくは50 $\mu$ m以下)となるように、基台11を成形などで加工することによって、このマンハッタン現象の発生を大幅に抑えることができた。Z1とZ2の高さの差を50 $\mu$ m以下とすることによって、ほぼ、マンハッタン現象の発生を抑えることができる。

#### 【0024】

次に基台11の面取りについて説明する。

#### 【0025】

図6は本発明の一実施の形態における回路保護素子に用いられる基台の斜視図である。図6に示されるように、基台11の端部11b、11cそれぞれの角部11e、11dには面取りが施されており、その面取りした角部11e、11dのそれぞれの曲率半径R1及び中央部11aの角部11fの曲率半径R2は以下の通りに形成されることが好ましい。

## 【0026】

$0.03 < R1 < 0.15$  (mm)

$0.01 < R2$  (mm)

R1が0.03mm以下であると、角部11e, 11dが尖った形状となっているので、ちょっとした衝撃などによって角部11e, 11dに欠けなどが生じることがあり、その欠けによって、特性の劣化等が発生したりする。また、R1が0.15mm以上であると、角部11e, 11dが丸くなりすぎて、前述のマンハッタン現象を起こしやすくなり、不具合が生じる。更にR2が0.01mm以下であると、角部11fにバリなどが発生しやすく、中央部11a上に形成され、しかも素子の特性を大きく左右する導電膜12の厚みが角部11fと平坦な部分で大きく異なることがあり、素子特性のばらつきが大きくなる。

## 【0027】

次に基台11の構成材料について説明する。基台11の構成材料として下記の特性を満足しておくことが好ましい。

## 【0028】

次に基台11の構成材料について説明する。基台11の構成材料として下記の特性を満足しておくことが好ましい。

## 【0029】

体積固有抵抗： $10^{13} \Omega \text{m}$ 以上（好ましくは $10^{14} \Omega \text{m}$ 以上）

熱膨張係数： $5 \times 10^{-4} / ^\circ\text{C}$ 以下（好ましくは $2 \times 10^{-5} / ^\circ\text{C}$ 以下）〔 $20^\circ\text{C} \sim 500^\circ\text{C}$ における熱膨張係数〕

曲げ強度： $1300 \text{kg} / \text{cm}^2$ 以上（好ましくは $2000 \text{kg} / \text{cm}^2$ 以上）

密度： $2 \sim 5 \text{g} / \text{cm}^3$ （好ましくは $3 \sim 4 \text{g} / \text{cm}^3$ ）

基台11の構成材料の体積固有抵抗が $10^{13} \Omega \text{m}$ 以下であると、多大な電流が流れた場合に基台11にも所定に電流が流れ始めるので、回路保護素子としての役割が不十分となる。

## 【0030】

また熱膨張係数が $5 \times 10^{-4} / ^\circ\text{C}$ 以上であると、基台11にヒートショック等でクラックなどが入ることがある。すなわち熱膨張係数が $5 \times 10^{-4} / ^\circ\text{C}$ 以上で

あると、上述の様に溝 1 3 を形成する際にレーザ光線や砥石等を用いるので、基台 1 1 が局部的に高温になり、基台 1 1 にクラックなどが生じることあるが、上述の様な熱膨張係数を有することによって、大幅にクラック等の発生を抑止でき、導電膜 1 2 が劣化を防止し、溶断特性のばらつきを生じる事を防止できる。

## 【 0 0 3 1 】

曲げ強度が  $1300 \text{ kg/cm}^2$  以下であると、実装装置で回路基板等を実装する際に素子折れ等が発生することがある。

## 【 0 0 3 2 】

密度が  $2 \text{ g/cm}^3$  以下であると、基台 1 1 の吸水率が高くなり、基台 1 1 の特性が著しく劣化し、素子としての特性が悪くなる。また密度が  $5 \text{ g/cm}^3$  以上になると、基台の重量が重くなり、実装性などに問題が発生する。特に密度を上述の範囲内に設定すると、吸水率も小さく基台 1 1 への水の進入もほとんどなく、しかも重量も軽くなり、チップマウンタなどで基板に実装する際にも問題は発生しない。

## 【 0 0 3 3 】

この様に基台 1 1 の体積固有抵抗、熱膨張係数、曲げ強度、密度を規定することによって、特性のばらつきを抑制し、ヒートショック等で基台 1 1 にクラック等が発生することを抑制できるので、不良率を低減することができ、更には、機械的強度を向上させることができるので、実装装置などを用いて回路基板等を実装できるので、生産性が向上する等の優れた効果を得ることができる。

## 【 0 0 3 4 】

上記の諸特性を得る材料としては、アルミナを主成分とするセラミック材料が挙げられる。しかしながら、単にアルミナを主成分とするセラミック材料を用いても上記諸特性を得ることはできない。すなわち、上記諸特性は、基台 1 1 を作製する際のプレス圧力や焼成温度及び添加物によって異なるので、作製条件などを適宜調整しなければならない。具体的な作製条件として、基台 1 1 の加工時のプレス圧力を  $2 \sim 5 \text{ t}$ 、焼成温度を  $1500 \sim 1600^\circ\text{C}$ 、焼成時間  $1 \sim 3$  時間等の条件が挙げられる。

## 【 0 0 3 5 】

次に基台 1 1 の表面粗さについて説明する。なお、以下の説明で出てくる表面粗さとは、全て中心線平均粗さを意味するものであり、導電膜 1 2 の説明等に出てくる粗さも中心線平均粗さである。

## 【 0 0 3 6 】

基台 1 1 の表面粗さは  $0.15 \sim 1.0 \mu\text{m}$  程度、好ましくは  $0.2 \sim 0.8 \mu\text{m}$  程度がよい。図 7 は本発明の一実施の形態における回路保護素子に用いられる基台の表面粗さと剥がれ発生率を示したグラフである。図 7 は下記に示すような実験の結果である。基台 1 1 及び導電膜 1 2 はそれぞれアルミナ、銅で構成し、基台 1 1 の表面粗さをいろいろ変えたサンプルを作製し、その各サンプルの上に同じ条件で導電膜 1 2 を形成した。それぞれのサンプルに超音波洗浄を行い、その後に導電膜 1 2 の表面を観察して、導電膜 1 2 の剥がれの有無を測定した。基台 1 1 の表面粗さは、表面粗さ測定器（東京精密サーフコム社製 5 7 4 A）を用いて、先端 R が  $5 \mu\text{m}$  のものを用いた。この結果から判るように平均表面粗さが  $0.15 \mu\text{m}$  以下であると、基台 1 1 の上に形成された導電膜 1 2 の剥がれの発生率が 5 % 程度であり、良好な基台 1 1 と導電膜 1 2 の接合強度を得ることができる。更に、表面粗さが  $0.2 \mu\text{m}$  以上であれば導電膜 1 2 の剥がれがほとんど発生していないので、できれば、基台 1 1 の表面粗さは  $0.2 \mu\text{m}$  以上が好ましい。導電膜 1 2 の剥がれは、素子の特性劣化の大きな要因となるので、歩留まり等の面から発生率は 5 % 以下が好ましい。

## 【 0 0 3 7 】

また、表面粗さは、端部 1 1 b, 1 1 c と中央部 1 1 a では、平均表面粗さを異ならせた方が好ましい。すなわち、平均表面粗さ  $0.15 \sim 0.5 \mu\text{m}$  の範囲内で端部 1 1 b, 1 1 c の平均表面粗さを中央部 1 1 a の平均表面粗さよりも小さくすることが好ましい。端部 1 1 b, 1 1 c は導電膜 1 2 を積層することによって上述の様に端子部 1 5, 1 6 が構成されるので、端部 1 1 b, 1 1 c の表面粗さを中央部 1 1 a より小さくすることによって、端部 1 1 b, 1 1 c 上に形成される導電膜 1 2 の表面粗さを小さくできるので、回路基板等の電極との密着性を向上させることができ、確実な回路基板等と回路保護素子の接合をおこなうことができる。また、中央部 1 1 a には導電膜 1 2 を積層し溝 1 3 を形成するので

、溝 1 3 をレーザ等で形成する際に導電膜 1 2 が基台 1 1 からはがれ落ちないように導電膜 1 2 と基台 1 1 の密着強度を向上させなければならないので、端部 1 1 b , 1 1 c よりも中央部 1 1 a の表面粗さを大きくした方が好ましい。特にレーザで溝 1 3 を形成する場合、レーザが照射された部分は他の部分よりも急激に温度が上昇し、ヒートショック等で導電膜 1 2 が剥がれることがある。従って、レーザで溝 1 3 を形成する場合には導電膜 1 2 と基台 1 1 の接合密度を他の部分よりも向上させることが必要である。

## 【 0 0 3 8 】

この様に中央部 1 1 a と端部 1 1 b , 1 1 c との表面粗さを異ならせることによって、回路基板等との密着性及び溝 1 3 の加工の際の導電膜 1 2 のはがれを防止することができる。

## 【 0 0 3 9 】

なお、本実施の形態では、導電膜 1 2 と基台 1 1 の接合強度を基台 1 1 の表面粗さを調整することによって、向上させたが、例えば、基台 1 1 と導電膜 1 2 の間に C r 単体または C r と他の金属の合金の少なくとも一方で構成された中間層を設けることによって、表面粗さを調整せずとも導電膜 1 2 と基台 1 1 の密着強度を向上させることができる。もちろん基台 1 1 の表面粗さを調整し、その上その基台 1 1 の上に中間層及び導電膜 1 2 を積層する場合では、より強力な導電膜 1 2 と基台 1 1 の密着強度を得ることができる。

## 【 0 0 4 0 】

また、狭幅部 1 3 a を設ける部分と基台 1 1 の他の部分の充填密度は、他の部分の方が低くなるように形成することが好ましい。すなわち、充填密度を低くすることによって、熱の拡散を防止できるので、狭幅部 1 3 a で発生した熱を外部に伝わりにくくでき、溶断特性を向上させることが出来る。例えば、狭幅部 1 3 a を基台 1 1 の中央部に設けた場合、基台 1 1 の両端部の充填密度を中央部よりも低くすることで、熱の拡散を防止できる。

## 【 0 0 4 1 】

次に導電膜 1 2 について説明する。

## 【 0 0 4 2 】

以下具体的に導電膜 1 2 について説明する。

【 0 0 4 3 】

導電膜 1 2 の構成材料としては、銅、銀、金、ニッケル、アルミ、銅合金、銀合金、金合金、ニッケル合金、アルミ合金などの導電材料が挙げられる。この銅、銀、金、ニッケル等の材料には、耐候性等を向上させるために所定の元素を添加してもよい。また、導電材料と非金属材料等の合金を用いてもよい。構成材料としてコスト面や耐食性の面及び作り易さの面から銅及びその合金がよく用いられる。導電膜 1 2 の材料として、銅等を用いる場合には、まず、基台 1 1 上に無電解メッキによって下地膜を形成し、その下地膜の上に電解メッキにて所定の銅膜を形成して導電膜 1 2 が形成される。更に、合金等で導電膜 1 2 を形成する場合には、スパッタリング法や蒸着法で構成することが好ましい。また、構成材料に銅及びその合金（例えば銅と錫の合金）を用いた場合導電膜 1 2 の形成厚みは 0 . 4  $\mu$  m ~ 1 5  $\mu$  m とすることが好ましい。

【 0 0 4 4 】

導電膜 1 2 は単層で構成してもよいが、多層構造としてもよい。すなわち、構成材料の異なる導電膜を複数積層して構成しても良い。例えば、基台 1 1 の上に先ず銅膜を形成し、その上に耐候性の良い金属膜（ニッケル等）を積層する事によって、やや耐候性に問題がある銅の腐食を防止することができる。具体的には基台 1 1 の上に銅又はニッケルの少なくとも一方を形成し、その上に銀等を積層し、さらに好ましくはその銀等の上に錫を積層する事などが挙げられる。

【 0 0 4 5 】

導電膜 1 2 の形成方法としては、メッキ法（電解メッキ法や無電解メッキ法など）、スパッタリング法、蒸着法等が挙げられる。この形成方法の中でも、量産性がよく、しかも膜厚のばらつきが小さなメッキ法がよく用いられる。

【 0 0 4 6 】

導電膜 1 2 の表面粗さは 1  $\mu$  m 以下が好ましく、更に好ましくは 0 . 2  $\mu$  m 以下が好ましい。導電膜 1 2 の表面粗さが 1  $\mu$  m を超えると、導電膜 1 2 に膜厚のばらつきが生じ溶断特性にばらつきを生じる。

【 0 0 4 7 】



なお、本実施の形態でいう導電膜 1 2 には、酸化ルテニウム等の抵抗膜をも含む。

## 【 0 0 4 8 】

次に保護材 1 4 について説明する。

## 【 0 0 4 9 】

保護材 1 4 としては、耐候性に優れた有機材料、例えばエポキシ樹脂などの絶縁性を示す材料が用いられる。また、保護材 1 4 としては、溝 1 3 の状況等が観測できるような透明度を有する事が好ましい。更に保護材 1 4 には透明度を有したまま、所定の色を有することが好ましい。保護材 1 4 に赤、青、緑などの、導電膜 1 2 や端子部 1 5, 1 6 等と異なる色を着色する事によって、素子各部の区別をする事ができ、素子各部の検査などが容易に行える。また、素子の大きさ、特性、品番等の違いで保護材 1 4 の色を変えることによって、特性や品番等の異なる素子を誤った部分に取り付けるなどのミスを低減させることができる。

## 【 0 0 5 0 】

また、保護材 1 4 は、図 8 に示すように溝 1 3 の角部と保護材 1 4 の表面までの長さ Z 1 が  $5\mu\text{m}$  以上となるように塗布することが好ましい。Z 1 が  $5\mu\text{m}$  より小さいと特性劣化や放電などが発生し易くなり素子の特性が大幅に劣化することが考えられる。また、溝 1 3 の角部は特に放電などが発生しやすい部分であり、この角部上に厚さ  $5\mu\text{m}$  以上の保護材 1 4 が形成されることが非常に好ましい。また、保護材 1 4 を形成した後に再びメッキを施して電極膜等を形成することがあるが、角部上に  $5\mu\text{m}$  以上の保護材 1 4 が形成されていないと、電極膜等が付着すると不具合が生じる保護材 1 4 上に電極膜等が形成されることになり、特性の劣化が生じる。

## 【 0 0 5 1 】

なお、本実施の形態では、難燃性部材 1 4 a が耐湿性や強度に問題がある場合が多いので、更に耐湿性や強度の大きな保護材 1 4 (例えばエポキシ樹脂等) を設けることで、この点を解決したが、使用環境や仕様及び難燃性部材 1 4 a の特性等によっては、保護材 1 4 は設けなくても良い。

## 【 0 0 5 2 】

次に端子部 1 5, 1 6 について説明する。

【 0 0 5 3 】

端子部 1 5, 1 6 は、導電膜 1 2 のみでも十分に機能するが、様々な環境条件等に順応させるために、多層構造とすることが好ましい。

【 0 0 5 4 】

図 9 は本発明の一実施の形態における回路保護素子の端子部の断面図である。図 9 において、基台 1 1 の端部 1 1 b の上に導電膜 1 2 が形成されており、しかも導電膜 1 2 の上には耐候性を有するニッケル、チタン等の材料で構成される保護層 3 0 0 が形成されており、更に保護層 3 0 0 の上には半田、鉛フリー半田等で構成された接合層 3 0 1 が形成されている。保護層 3 0 0 は接合層と導電膜 1 2 の接合強度を向上させるとともに、導電膜 1 2 の耐候性を向上させることができる。本実施の形態では、保護層 3 0 0 の構成材料として、ニッケルかニッケル合金の少なくとも一方とし、接合層 3 0 1 の構成材料としては半田或いは鉛フリー半田を用いた。保護層 3 0 0 (ニッケル) の厚みは  $2 \sim 7 \mu\text{m}$  が好ましく、 $2 \mu\text{m}$  を下回ると耐候性が悪くなり、 $7 \mu\text{m}$  を上回ると保護層 3 0 0 (ニッケル) 自体の電気抵抗が高くなり、素子特性が大きく劣化する。また、接合層 3 0 1 (半田) の厚みは  $5 \mu\text{m} \sim 10 \mu\text{m}$  程度が好ましく、 $5 \mu\text{m}$  を下回ると半田食われ現象が発生して素子と回路基板等との良好な接合が期待できず、 $10 \mu\text{m}$  を上回るとマンハッタン現象が発生し易くなり、実装性が非常に悪くなる。

【 0 0 5 5 】

以上の様に構成された回路保護素子は、特性劣化が無く、しかも、実装性及び生産性が非常によい。

【 0 0 5 6 】

次に、溝 1 3 b, 1 3 c について説明する。

【 0 0 5 7 】

溝 1 3 b は狭幅部 1 3 a と端子部 1 6 の間に設けられており、更に、溝 1 3 c は狭幅部 1 3 a と端子部 1 5 の間に設けられている。

【 0 0 5 8 】

溝 1 3 b, 1 3 c はそれぞれ周回状には形成されておらず、図 1 に示す面 1 0

0 及びその面 1 0 0 と隣り合う面 1 0 1 及び 1 0 3 に渡って形成されている。なお、面 1 0 0 の反対側の面となる面 1 0 2 には溝 1 3 b, 1 3 c は形成されていない。すなわち、面 1 0 2 に形成されている導電膜 1 2 は狭幅部 1 3 a と端子部 1 5, 1 6 との電氣的な接続部となっている。

## 【 0 0 5 9 】

この様に、溝 1 3 b, 1 3 c を設けることで、比較的熱伝導がよい導電膜 1 2 を非配置とすることで、狭幅部 1 3 a で発生した熱が端子部 1 5, 1 6 に拡散していくのを防止することができ、ひいては、回路保護素子を回路基板に実装した場合には、端子部 1 5, 1 6 から更に回路基板などへの熱拡散を低下させる事ができるので、溶断時間を短くすることができる。

## 【 0 0 6 0 】

また、溝 1 3 b の先端間で挟まれた導電膜 1 2 の幅及び溝 1 3 c の先端間で挟まれた導電膜の幅（図 1 では、面 1 0 2 には溝 1 3 b, 1 3 c が形成されていないので、面 1 0 2 の幅分の導電膜 1 2 が存在している）は、狭幅部 1 3 a よりも広くすることが好ましく、この様な構成によって、電気抵抗が大きくなるのを防止できる。更に広い概念で考えると、端子部 1 5, 1 6 と狭幅部 1 3 a を接続する溝 1 3 b の先端で規制された導電膜 1 2 及び溝 1 3 c の先端で規制された導電膜 1 2 それぞれの電気抵抗を狭幅部 1 3 a の電気抵抗より小さくすることが好ましい。本実施の形態では、導電膜 1 2 を端子部 1 5, 1 6 と狭幅部 1 3 a を電氣的に接続する接続部は同一の材料であるので、電流が流れる面積を広くする事が重要であるので、導電膜 1 2 の膜厚を一定とすると、溝 1 3 b, 1 3 c で導電膜 1 2 の幅を規制することで、容易に実現可能である。

## 【 0 0 6 1 】

また、本実施の形態では、溝 1 3 b, 1 3 c をそれぞれ面 1 0 0, 1 0 1, 1 0 3 に渡って設けたが、必ずしも、この様な形態ではなく、一面にのみ（例えば面 1 0 0 のみ）に溝 1 3 b, 1 3 c を設けたり、或いは二面（例えば、面 1 0 1 と面 1 0 1）に設けたりしても良い。すなわち、端子部 1 5, 1 6 と狭幅部 1 3 a との間に位置する導電膜 1 2 に導電膜 1 2 の非配置部を設けることで、狭幅部 1 3 a から発生した熱を端子部 1 5, 1 6 の方へ拡散しないように構成されてい

る。

#### 【0062】

特に図1で示すように狭幅部13aが設けられた面100とその面100に隣接する面102, 103に渡って設けることが好ましい。

#### 【0063】

また、少なくとも狭幅部13aが設けられた面100上に溝13b, 13cを形成することが好ましい。すなわち、狭幅部13aと端子部15, 16の最短距離は面100において存在するので、面100に溝13b, 13cを設けることで、狭幅部13aで発生した熱の拡散を低下させることができ、溶断時間を短くすることができる。

#### 【0064】

本実施の形態では、溝13b, 13cは図3に示すように、基台11に達するまで設けたが、図10に示すようにエッチングなどによって、導電膜12のみを選択的に取り除き、基台11には溝13b, 13cを形成しない様な構成でも良いし、あるいは、図11に示すように、導電膜12を完全に切断せず、導電膜12の膜厚が他の部分より（特に好ましくは狭幅部13aが設けられた部分の導電膜の膜厚）よりも薄くなるように溝13b, 13cを設けても良い。溝13b, 13cの形成によって、導電膜12の一部分の膜厚を薄くでき、それによって、熱の伝熱面積を小さくすることができるので、狭幅部13aで発生した熱の拡散を低下でき、しかもこの様な構成によって、全周に渡って（図1では、面100, 101, 102, 103の全て）溝13b, 13cを設けることができ、熱の拡散を更に低下させることができる。また、この時狭幅部13aと端子部15, 16との接続部は、溝13b, 13cの底面に残った導電膜12となる。

#### 【0065】

更に他の実施の形態として、図12に示すように、溝13b, 13cを周回状に形成して、導電膜12を狭幅部13a側と端子部15, 16側に分割した場合、狭幅部13aでの熱の拡散は最も抑えられるが、この場合、端子部15, 16と狭幅部13a間の電氣的な接続は、図12に示すように、導電部材110, 111を各導電部材間に設けることで、達成できる。導電部材110, 111とし

ては、導電ペースト、半田、或いは棒状、線状、シート状、板状の導電体を導電性材料で接合したものなどが用いられる。この時、できれば、導電部材 1 1 0, 1 1 1 は狭幅部 1 3 から離れた位置に設けることが好ましく、図 1 2 に示す実施の形態では、狭幅部 1 3 a が設けられた面 1 0 0 とは異なる面 1 0 2 に設けた。この様な構成を取ることで、導電部材 1 1 0, 1 1 1 を介して伝わる熱を更に抑えることができる。特に好ましくは、狭幅部 1 3 a が設けられた面 1 0 0 の反対側である面 1 0 2 に設ける事が好ましい。なお、図 1 2 に示す実施の形態では、導電膜 1 2 を分割するように、溝 1 3 b, 1 3 c を設けたが、一部導電膜 1 2 が接続しているように溝 1 3 b, 1 3 c を形成し（この場合は、導電膜 1 2 の接続部の電気抵抗が非常に高くなる）、導電部材 1 1 0, 1 1 1 を設けることで、電気抵抗の増加を防止できる。

## 【 0 0 6 6 】

また、溝 1 3 b, 1 3 c を設けることによって、その溝の中に異物が進入したりなどして、所定の特性が得られない場合には、溝 1 3 b, 1 3 c の中に、導電膜 1 2 よりも伝熱率が低い材料を埋め込むことが好ましい。具体的材料としては、レジストやシリコン樹脂などの有機材料などが好適に用いられる。

## 【 0 0 6 7 】

以上の様に、溝 1 3 b, 1 3 c を設けることで、狭幅部 1 3 a から発生した熱を端子部 1 5, 1 6 の方に流れるのを抑制できるので、溶断時間を短くできるが、他の効果として、溝 1 3 b, 1 3 c を設けることで、実装面における素子の抵抗の変化をも小さくすることができる。すなわち、溝 1 3 b, 1 3 c で規制された導電膜 1 2（接続部）及び導電部材 1 1 0, 1 1 1 で、端子部 1 5, 1 6 と狭幅部 1 3 a 間の電流の流れる通路を規制することで、素子の抵抗値のばらつきを小さくするという効果を得ることができる。

## 【 0 0 6 8 】

なお、本実施の形態では、規制部として溝 1 3 b, 1 3 c の 2 つの溝部を設けたが、少なくとも一方でも、熱の拡散を低下させることができる。

## 【 0 0 6 9 】

また、本実施の形態では規制部として、溝 1 3 b, 1 3 c のように、溝状のも

のを規制部としたが、図 1 3 の様に、方形状の導電膜 1 2 の非配設部 1 2 0 等を設ける構成としても良い。なお、方形状の非配設部 1 2 0 ではなく、円形状あるいは楕円形状の非配設部でも良い。

## 【 0 0 7 0 】

更に、狭幅部 1 3 a を構成する溝 1 3 と規制部となる溝 1 3 b, 1 3 c との間隔は、図 1 に示すように、狭幅部 1 3 a の間隔を  $W 1$ 、溝 1 3 と溝 1 3 b, 1 3 c との間隔を  $W 2$  とした場合に、 $W 2 \div W 1$  は 1. 1 5 以上となるように構成することで、電気抵抗を大きくせず、安定的な特性を得ることができる。 $W 1$  は通常  $1 0 \mu m \sim 4 0 \mu m$  で構成される。

## 【 0 0 7 1 】

更に、溝 1 3 の溝幅  $W 3$  (図 1 では素子の長手方向に沿った幅) は、好ましくは  $4 5 \mu m$  より小さくすることが好ましい。また、特性面や生産性の面から見ると、 $W 3$  は  $6 \mu m$  より大きくすることが好ましい。すなわち、少なくとも溶断部分となる狭幅部 1 3 a を決定する溝 1 3 の幅  $W 3$  は、 $6 \mu m < W 3 < 4 5 \mu m$  (更に好ましくは  $1 1 \mu m < W 3 < 4 0 \mu m$ ) とすることが好ましい。

## 【 0 0 7 2 】

すなわち、実際に量産品などを作製してみると、狭幅部 1 3 a が溶断する時間にバラツキが生じていた。狭幅部 1 3 a を詳細に観察すると、狭幅部 1 3 a に熱的なダメージが加わっていることが判った。そこで、溝 1 3 をレーザー照射によって形成する場合に、溝 1 3 の幅  $W 3$  がこの狭幅部 1 3 a への熱的なダメージを加える原因であることを見いだした。すなわち、溝 1 3 の特に狭幅部 1 3 a を形成する部分の幅  $W 3$  が所定以上に広くなるように構成すると、それに伴って、レーザーの出力や焦点などを大きくしなければならず、その結果、溝 1 3 を形成する時に大きな熱が発生し、狭幅部 1 3 a に熱的なダメージが加わることになる。溝 1 3 の溝幅  $W 3$  を  $4 8 \mu m$  となるように形成した時の拡大図を図 1 4 に示す。図 1 4 から判るように溝 1 3 で挟まれた狭幅部 1 3 a に、熱的なダメージが加わり、熱によって変色などを起こした部分が狭幅部に発生している様子が分かる。

## 【 0 0 7 3 】

そこで、本実施の形態では、狭幅部 1 3 a に熱的なダメージが加わらないよう

にするために、有用なことは、溝幅W3を $45\mu\text{m}$ より小さくなるように構成することで、レーザーの出力などを小さくでき、狭幅部13aに熱的なダメージが加わることを抑制することができることが判明した。すなわち、溝幅W3を所定の幅以下にすることによって、溝13を形成する際に発生する熱量を抑えることができ、狭幅部13aへの熱的ダメージを軽減させることができた。

## 【0074】

なお、同じように、砥石で溝13を形成される場合も同様であり、砥石の幅を広くすることで、摩擦熱などの発生が大きくなり、同様の問題が起こるので、砥石で形成する場合でも、上記溝13の幅を規定することは重要である。

## 【0075】

溝13の溝幅W3を $16\mu\text{m}$ で形成した状態を図15に示す。図15から判るように、狭幅部13aに変色などはほとんど発生しておらず、量産品における特性のバラツキも極めて小さくなった。次に、図14に示すように溝幅W3を $48\mu\text{m}$ で形成した場合と、図15に示すように溝幅W3を $16\mu\text{m}$ で形成した場合の、溶断時間のバラツキを図16、図17に示す。図16、図17はそれぞれ回路保護素子の定格電流 $0.5\text{A}$ とした時の素子の抵抗値と溶断時間の関係を示すグラフである。図16と図17から判るように、素子の抵抗値のバラツキ（グラフの横軸）を見ても溝幅W3が $16\mu\text{m}$ の方が小さく、素子の溶断時間のバラツキ（グラフの縦軸）を見ても溝幅W3が $16\mu\text{m}$ の方が小さくなっており、回路保護素子の特性が溝幅W3を $6\mu\text{m} < W3 < 45\mu\text{m}$ とすることで特性を向上させることができるのを示している。

## 【0076】

確実な溶断特性を得るために狭幅部13a上に溶断促進助剤を設ける事が好ましい。すなわち狭幅部13a単独でも十分な溶断特性を有するものの、確実にしかも溶断する時間のばらつき等を小さくするにはこの溶断促進助剤を狭幅部13aの上かもしくは狭幅部13aの極近傍に設けることが好ましい。更に溶断促進助剤は狭幅部13aの部分のみに設けたり、基台11を周回する様に溶断促進助剤を塗布することによって、ポイント的に塗布するよりも精度が悪く塗布しても確実に狭幅部13a上に溶断促進助剤を設けることができる。また、溶断促進助

剤は狭幅部 1 3 a を構成する溝 1 3 中にも設けることによって狭幅部 1 3 a の上面及び側面も溶断促進助剤が接触する構成となるので、確実に溶断特性を得ることが出来る。なお、溶断促進助剤を設けた場合の膜構成は基台 1 1、導電膜 1 2 (狭幅部 1 3 a) 溶断促進助剤、保護材 1 4 というような順番の構成になる。

## 【 0 0 7 7 】

溶断促進助剤としては、例えば、鉛などが入った低融点ガラス等が用いられる。

## 【 0 0 7 8 】

次に、基台 1 1 の表面に形成されるポアについて説明する。

## 【 0 0 7 9 】

基台 1 1 の表面に導電膜 1 2 を形成する場合に、導電膜 1 2 を欠陥などを非常に少なくする必要がある。すなわち、実際に導電膜 1 2 に欠陥が非常にたくさん存在すると、導電膜 1 2 に形成される狭幅部 1 3 a にも欠陥部分が存在することがあり、溶断特性のバラツキの原因となる。この導電膜 1 2 を良質に形成する一つの手段として、基台 1 1 に形成されたポアの単位面積におけるポアの面積を規定することで、導電膜を良好に形成できることを見いだした。

## 【 0 0 8 0 】

すなわち、基台 1 1 の表面か或いは基台 1 1 の表面部付近をスライスして表出した表面における単位面積当たりのポアの占める面積を 1 % ~ 3 0 % (好ましくは、8 % ~ 2 3 %) とすることで、導電膜 1 2 を良好に形成することを見いだした。ポアの占める面積が 1 % より小さくなる基台 1 1 は、コスト面や量産面などを考慮すると不向きである。

## 【 0 0 8 1 】

基台 1 1 の表面部近傍をスライスして、表出した表面を顕微鏡等で観察し、画像処理によって、単位面積に存在する全てのポアの面積を算出し、単位面積に対して、どれ程存在するか調べた。

## 【 0 0 8 2 】

図 1 8 及び図 1 9 は基台 1 1 の表面状態を示す図であり、図 1 8 及び図 1 9 において、黒く示されている部分はポアである。図 1 8 に示すものは非常にポアの



数や面積が大きく、単位面積あたりに示すポアの面積は約 4 3 % であり、この様な基台 1 1 を用いると、導電膜 1 2 が良好に形成されず溶断特性のバラツキが非常に大きくなる。また、図 1 9 に示すものは、ポアの数や面積が小さく、単位面積あたりのポアの面積が約 1 5 % であり、この様な基台 1 1 を用いると、導電膜 1 2 に存在する欠陥などが非常に少なく、良好な溶断特性を得ることができる。詳細な調査の結果、単位面積あたりのポアの面積が 3 0 % 以下の場合には、十分な溶断特性を得ることを見いだした。

## 【 0 0 8 3 】

また、ポアの制御方法としては、基台 1 1 の成形密度、焼結温度、構成材料（例えばアルミナの含有率）及び添加剤等を適宜調整することで、容易に実現でき、図 1 9 に示す基台 1 1 は、例えば、アルミナを 5 5 % 含み、添加物として  $\text{SiO}_2$ 、 $\text{Na}_2\text{O}$ 、 $\text{MgO}$ 、 $\text{CaO}$ 、 $\text{K}_2\text{O}$ 、 $\text{ZrO}_2$  等の少なくとも一つを含む材料で構成した。

## 【 0 0 8 4 】

また、ポアの多く存在する基台 1 1 においても、基台 1 1 上にまず、熱伝導率が  $5.0 \text{ W} / (\text{m} \cdot \text{K})$  以下で、絶縁性を有する膜を  $0.01 \mu\text{m} \sim 1.5 \mu\text{m}$  の膜厚で蒸着法やスパッタリング法などを用いて着膜し、その絶縁膜上に、導電膜 1 2 を形成することで、ポアを抑えしかも熱の流出を抑えることができるので、溶断特性を向上させることができる。

## 【 0 0 8 5 】

絶縁膜の具体的構成材料としては、ステアタイト、コージライト、ムライト、フォルステライト、 $\text{SiO}_2$  の少なくとも 1 つから構成される材料で構成することが好ましい。特に絶縁膜を  $\text{SiO}_2$  で構成することで、熱伝導率も非常に小さく、ポアを抑制できる。

## 【 0 0 8 6 】

以上の様に構成された回路保護素子について、以下その製造方法について説明する。

## 【 0 0 8 7 】

まず、アルミナ等の絶縁材料をプレス成形や押し出し法等によって、基台 1 1

を作製する。次にその基台 1 1 全体にメッキ法やスパッタリング法などによって導電膜 1 2 を形成する。なお、この時基台 1 1 に前述の様に、ポアが非常に多い場合には前述の絶縁膜を蒸着法などによって形成する。次に導電膜 1 2 を形成した基台 1 1 にスパイラル状の溝 1 3, 1 3 b, 1 3 c を形成する。溝 1 3, 1 3 b, 1 3 c はレーザ加工や切削加工によって作製される。なお、この場合には、必ずしも溝 1 3 b, 1 3 c は仕様などによっては、形成しなくても良く、しかしながら少なくとも溝 1 3 を形成しなければならない。レーザ加工は、非常に生産性が良いので、以下レーザ加工について説明する。

## 【 0 0 8 8 】

レーザは、YAGレーザ、エキシマレーザ、炭酸ガスレーザなどを用いることができ、レーザ光をレンズなどで絞り込むことによって、基台 1 1 の中央部 1 1 a に照射する。更に、溝 1 3 の深さ等は、レーザのパワーを調整し、溝 1 3 の幅等は、レーザ光を絞り込む際のレンズを交換することによって行える。また、導電膜 1 2 の構成材料等によって、レーザの吸収率が異なるので、レーザの種類（レーザの波長）は、導電膜 1 2 の構成材料によって、適宜選択することが好ましい。なお、本実施の形態では、溝加工にレーザを用いたが、電子ビーム等の粒子ビームも用いることができる。すなわち、溝加工には高エネルギービームが用いられる。

## 【 0 0 8 9 】

この様にレーザによって、溝 1 3 を形成することによって、狭幅部 1 3 a を作製する。なお、導電部材 1 1 0, 1 1 1 を設ける場合には、この時点で導電部材 1 1 0, 1 1 1 を導電膜 1 2 間に設ける。

## 【 0 0 9 0 】

次に使用環境や仕様などによっては、保護材 1 4 を塗布し、乾燥させる。溶断促進助剤を設ける場合には、保護材 1 4 を設ける前に狭幅部 1 3 a 上に溶断促進助剤を設ける。

## 【 0 0 9 1 】

この時点でも、製品は完成するが、特に端子部 1 5, 1 6 にニッケル層や半田層を積層して、耐候性や接合性を向上させることもある。ニッケル層や半田層は

、メッキ法等によって保護材 1 4 を形成した半完成品に形成する。

【 0 0 9 2 】

【発明の効果】

本発明は、柱状の基台上に導電膜を設け、導電膜に溝を設けることによって、狭幅部を設け、少なくとも狭幅部を規制する溝の幅を  $6\mu\text{m}\sim 45\mu\text{m}$  としたことで、狭幅部に熱的なダメージが加わるのを低減でき、溶断時間などの溶断特性のバラツキを抑えることができる。

【図面の簡単な説明】

【図 1】

本発明の一実施の形態における回路保護素子を示す斜視図

【図 2】

本発明の一実施の形態における回路保護素子を示す側面図

【図 3】

本発明の一実施の形態における回路保護素子に用いられる導電膜を形成した基台の断面図

【図 4】

本発明の一実施の形態における回路保護素子に用いられる基台を示す図

【図 5】

マンハッタン現象を示す側面図

【図 6】

本発明の一実施の形態における回路保護素子に用いられる基台の斜視図

【図 7】

本発明の一実施の形態における回路保護素子に用いられる基台の表面粗さと剥がれ発生率を示したグラフ

【図 8】

本発明の一実施の形態における回路保護素子の保護材を設けた部分の側面図

【図 9】

本発明の一実施の形態における回路保護素子の端子部の断面図

【図 1 0】

本発明の他の実施の形態における回路保護素子を示す斜視図

【図 1 1】

本発明の他の実施の形態における回路保護素子を示す側面図

【図 1 2】

本発明の他の実施の形態における回路保護素子を示す斜視図

【図 1 3】

本発明の他の実施の形態における回路保護素子を示す斜視図

【図 1 4】

回路保護素子の狭幅部の拡大図

【図 1 5】

回路保護素子の狭幅部の拡大図

【図 1 6】

回路保護素子の定格電流 0. 5 A とした時の素子の抵抗値と溶断時間の関係を示すグラフ

【図 1 7】

回路保護素子の定格電流 0. 5 A とした時の素子の抵抗値と溶断時間の関係を示すグラフ

【図 1 8】

基台表面の部分拡大図

【図 1 9】

基台表面の部分拡大図

【符号の説明】

1 1 基台

1 1 a 中央部

1 1 b, 1 1 c 端部

1 1 d, 1 1 e, 1 1 f 角部

1 2 導電膜

1 3 溝

1 3 a 狭幅部

1 3 b, 1 3 c 溝

1 4 保護材

1 5, 1 6 端子部

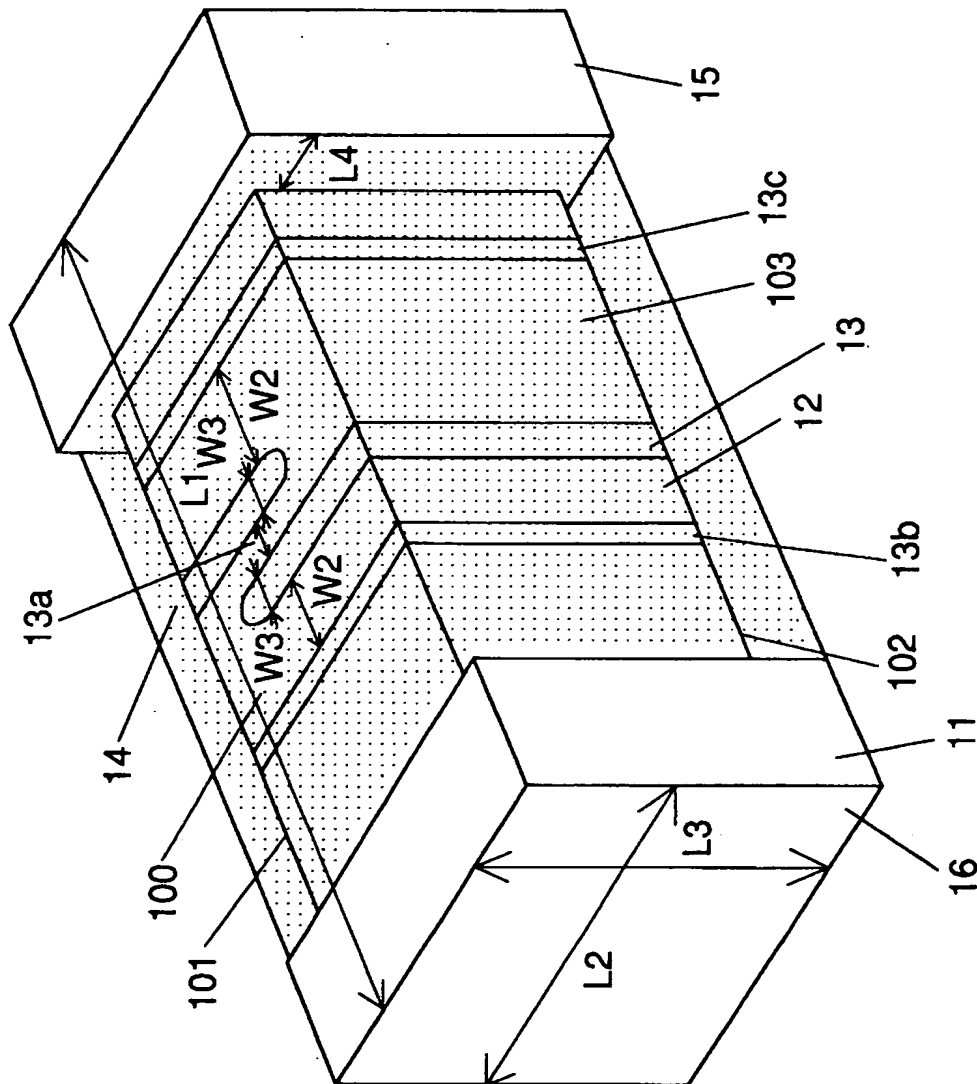
5 0, 5 1 段部

1 0 0 溶断促進助剤

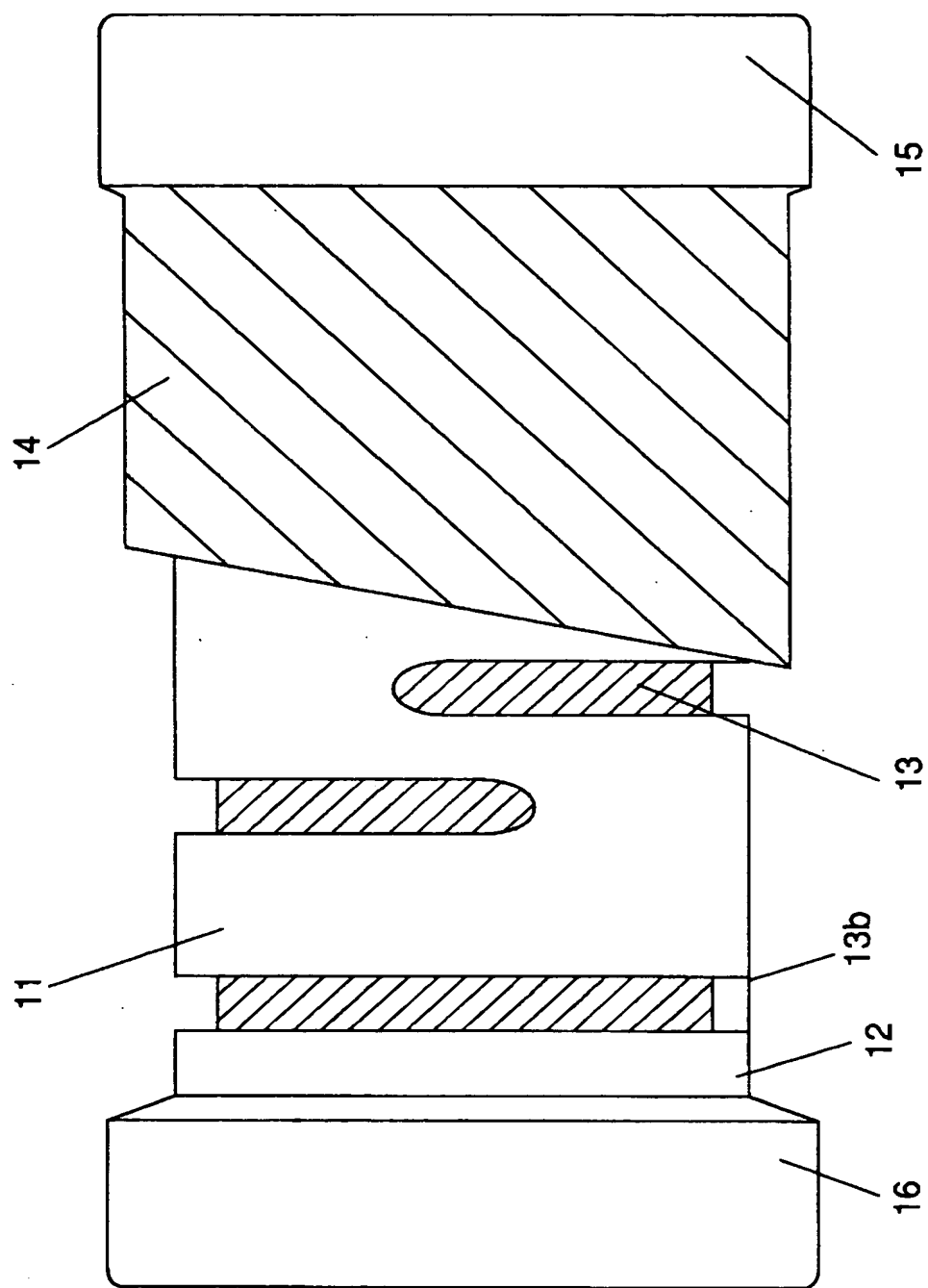
【書類名】 図面

【図 1】

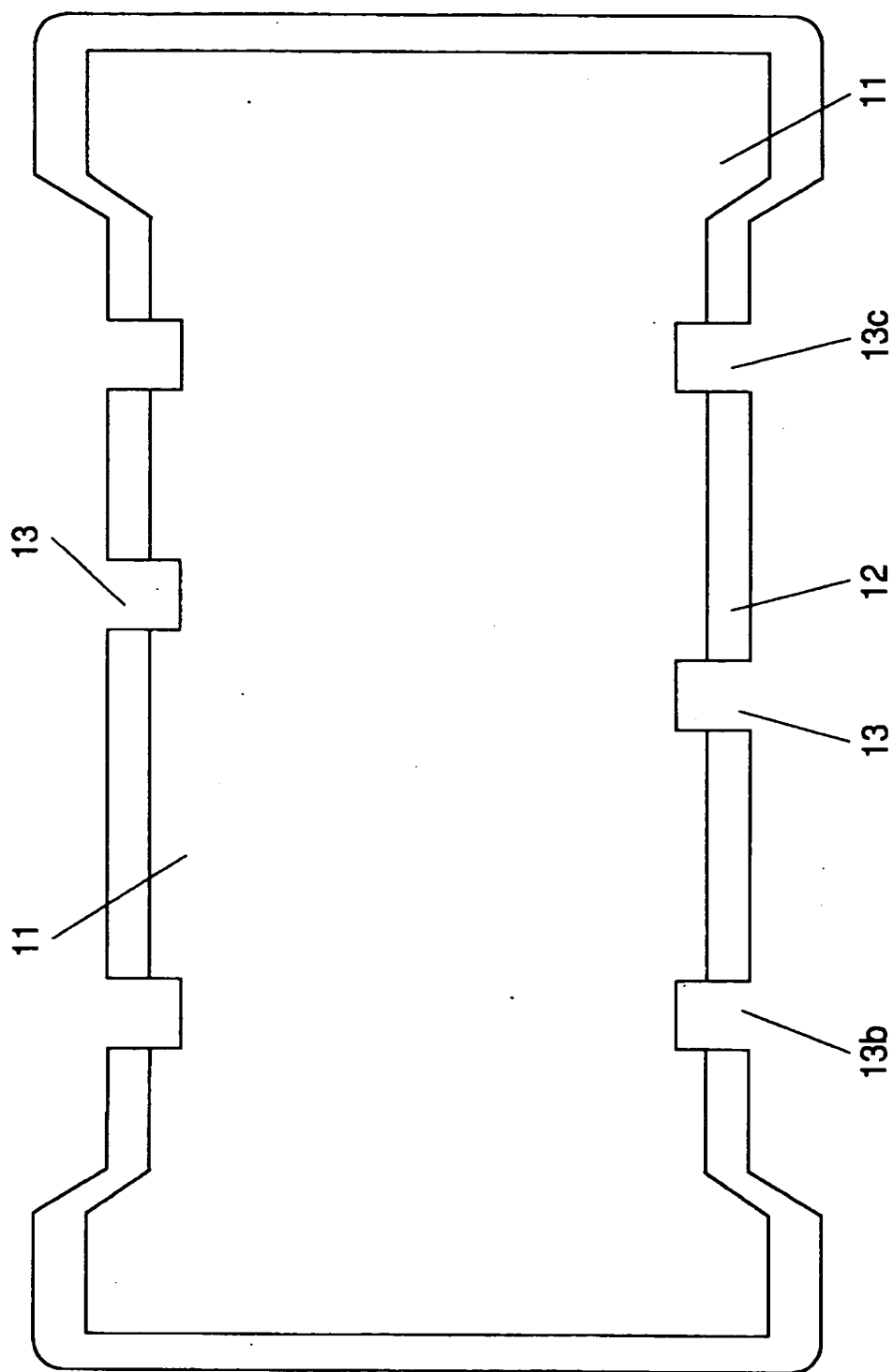
基台  
11  
導電膜  
12  
溝  
13  
保護材  
14



【図2】



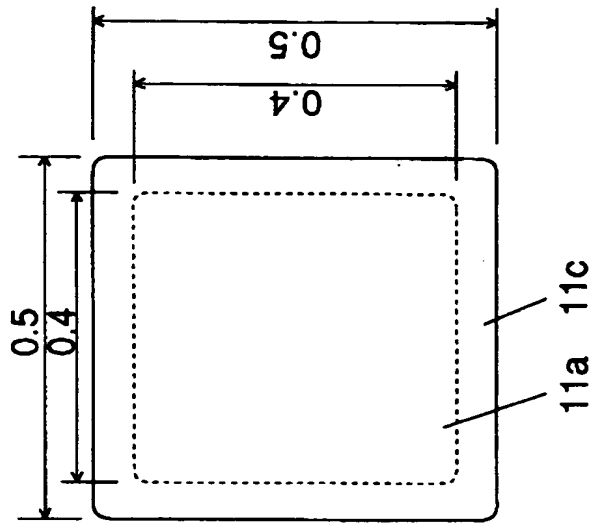
【図 3】





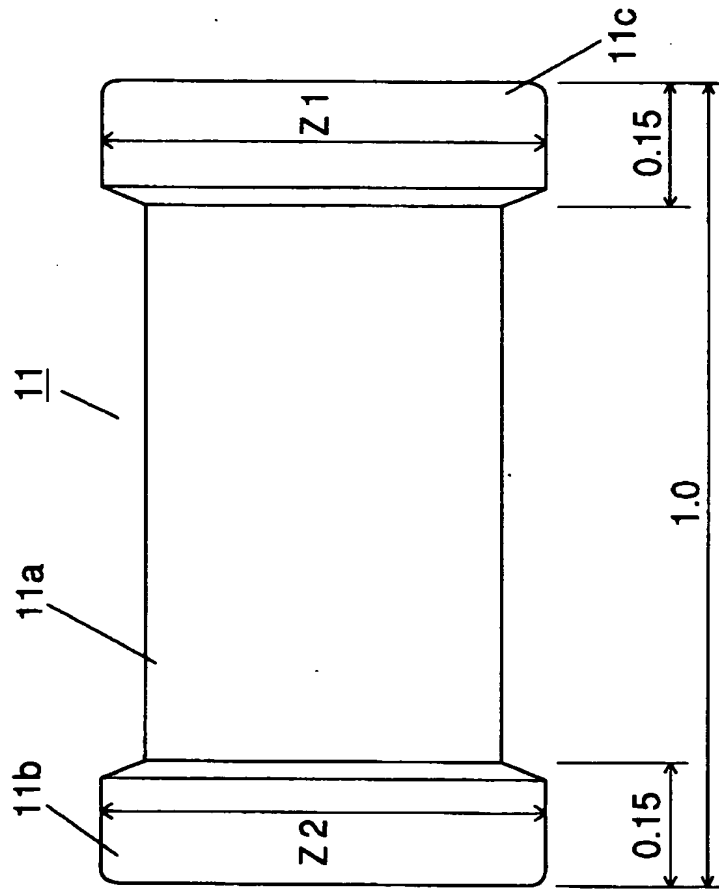
【 図 4 】

(b)

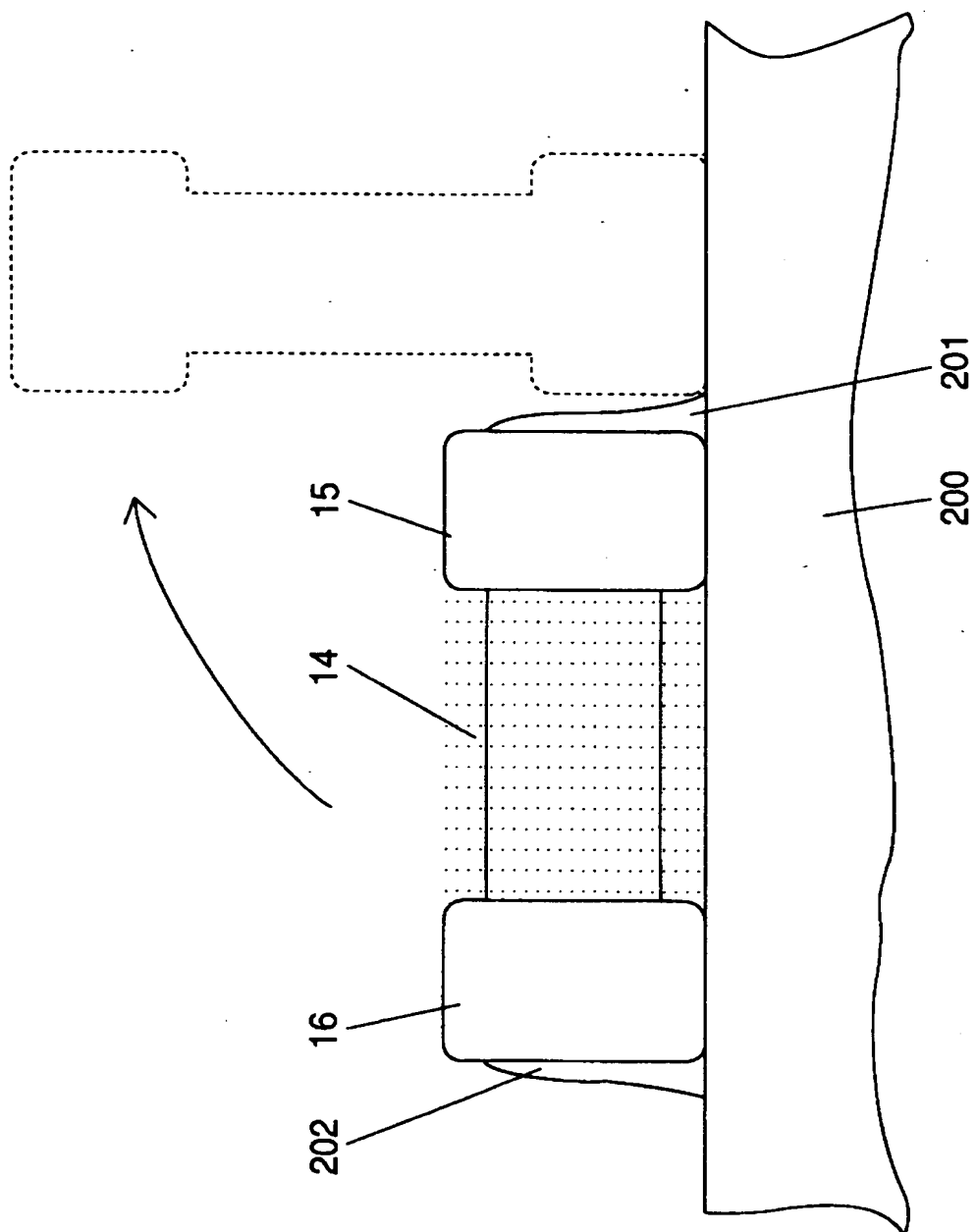


(a)

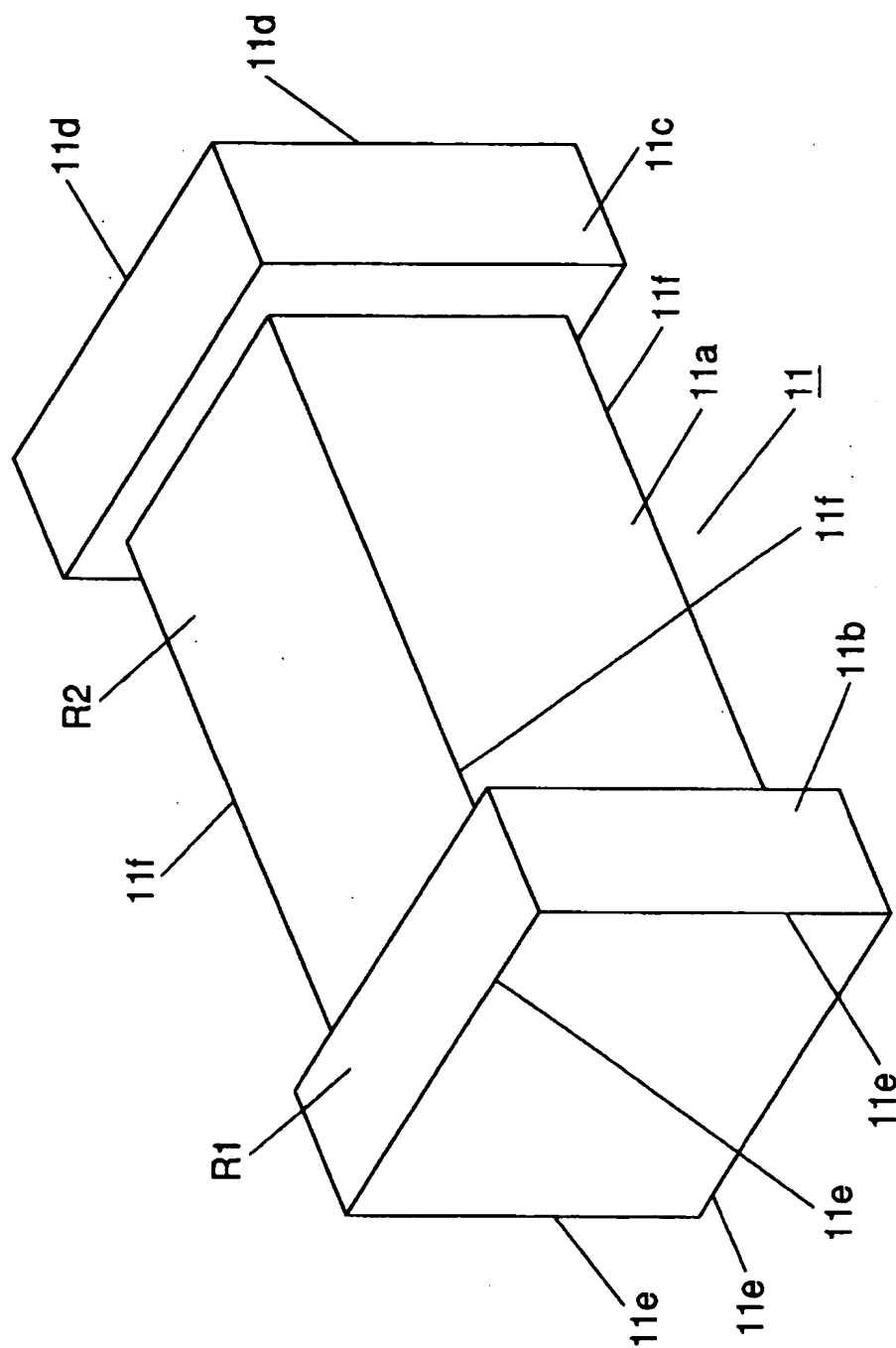
11a 中央部  
11b, 11c 端部



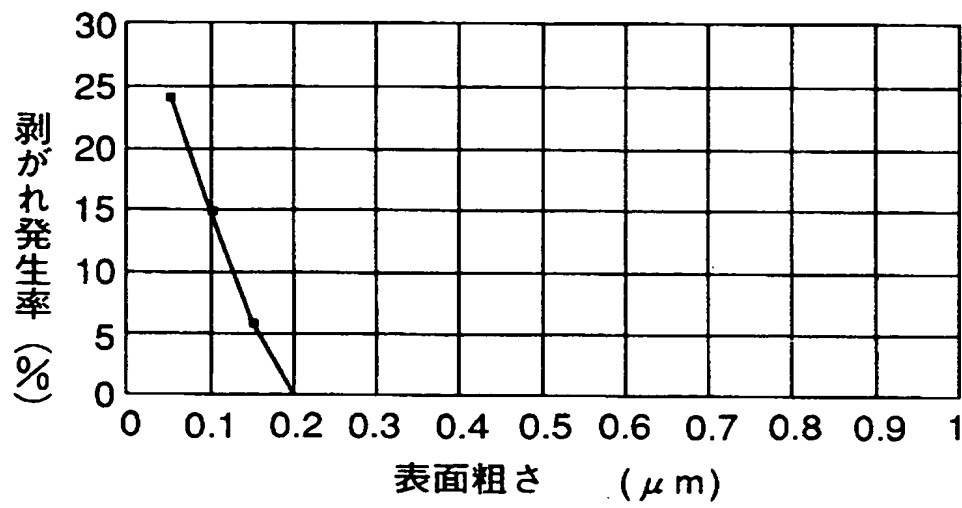
【図 5】



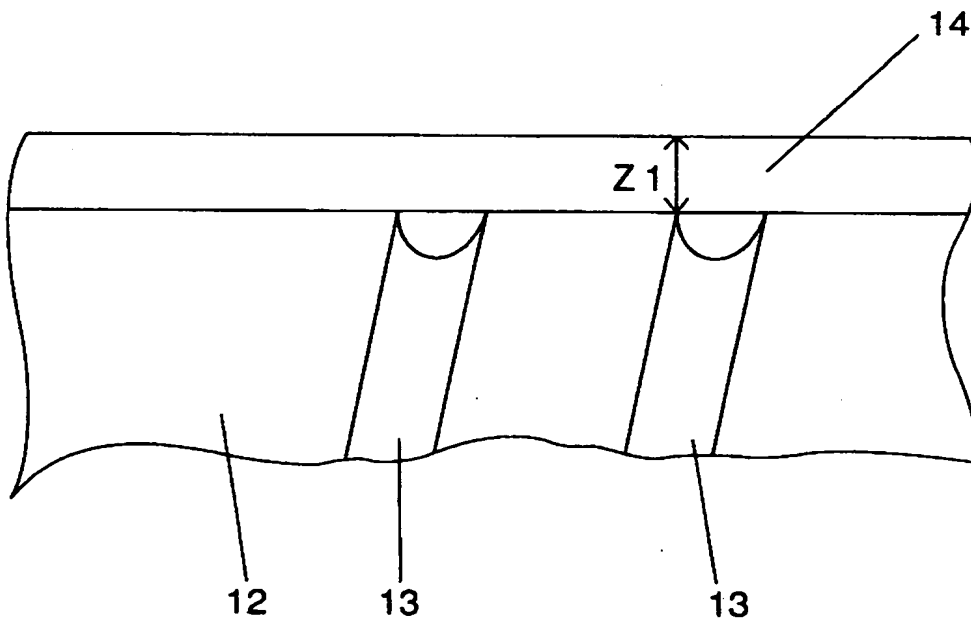
【図 6】



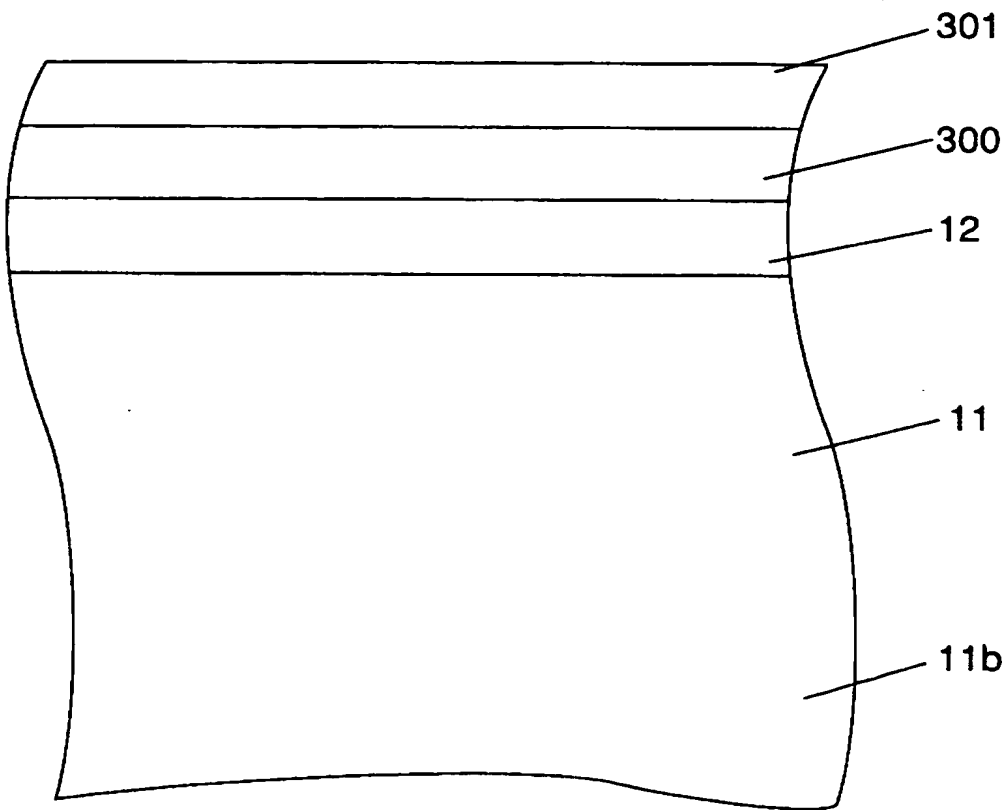
【図 7】



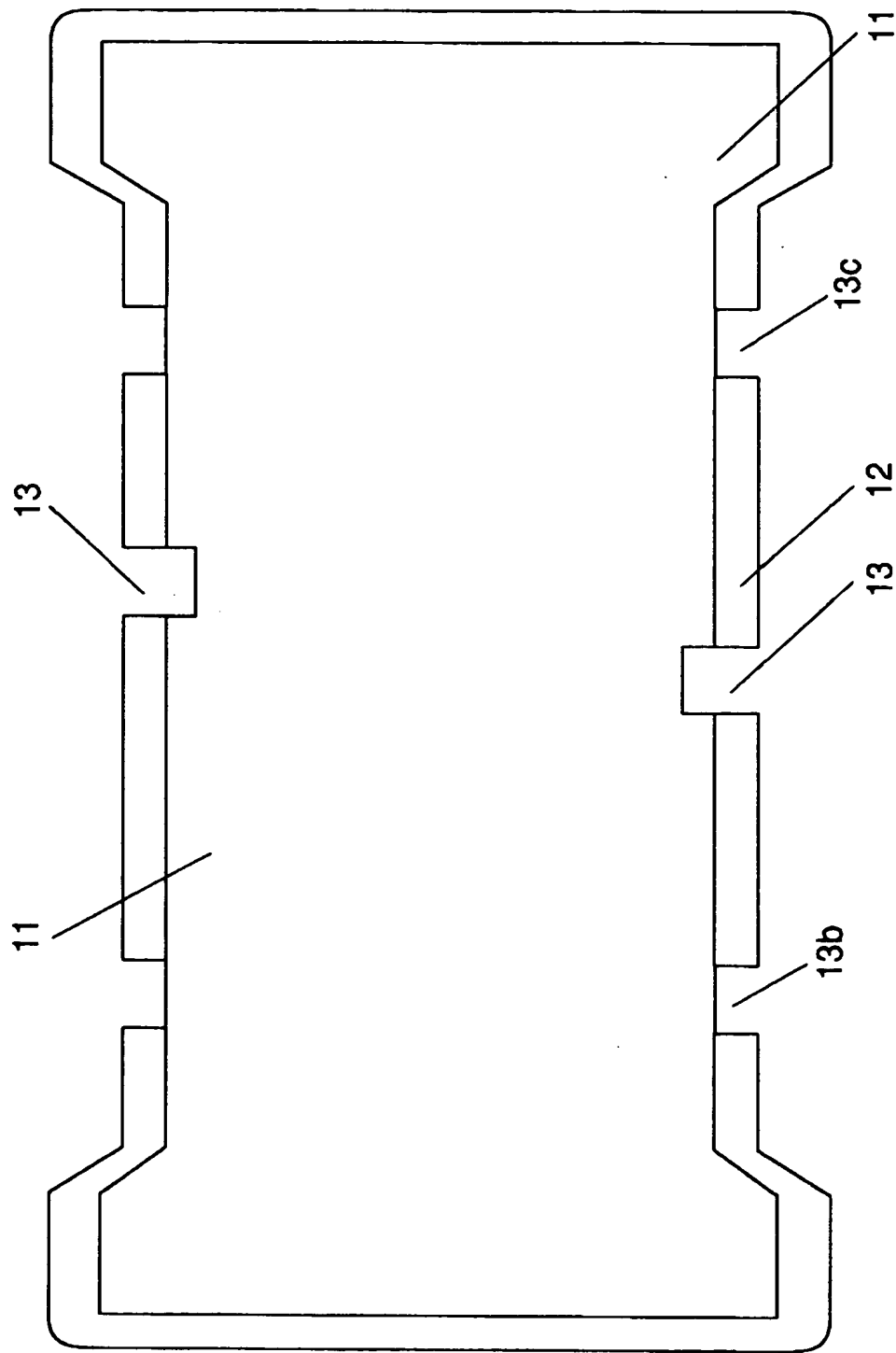
【図 8】



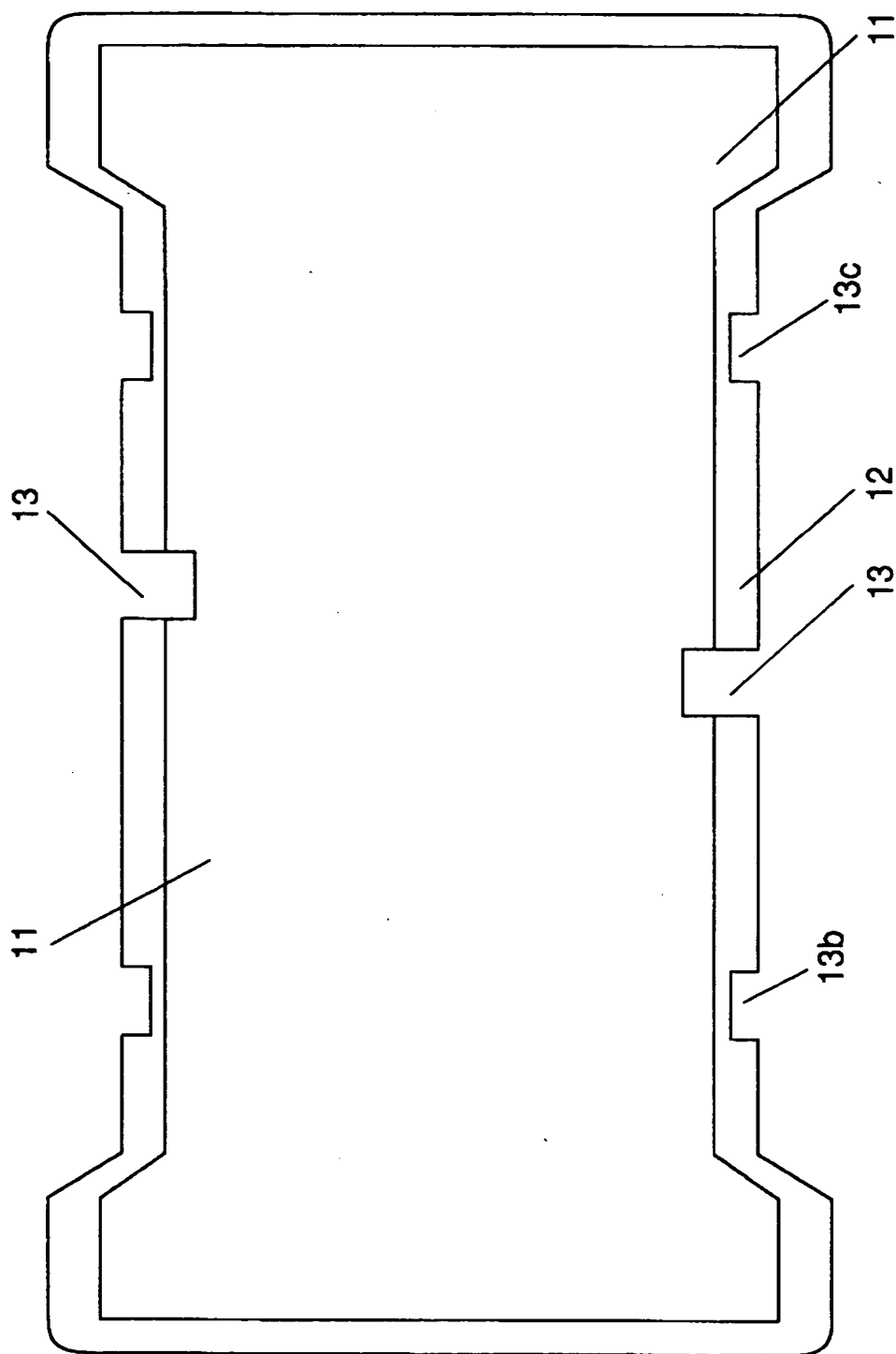
【図 9】



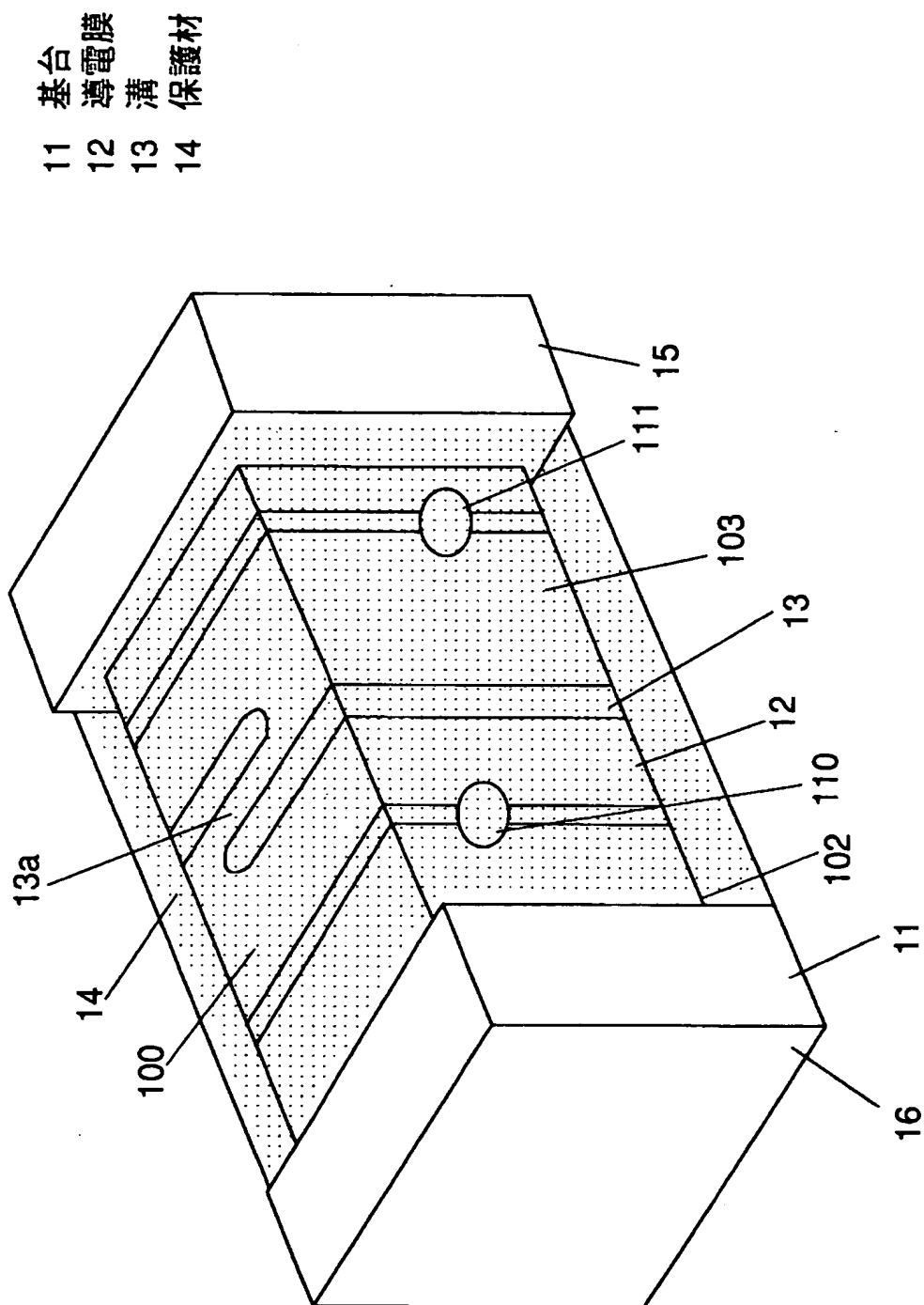
【図 1 0】



【図 1 1】



【図 12】

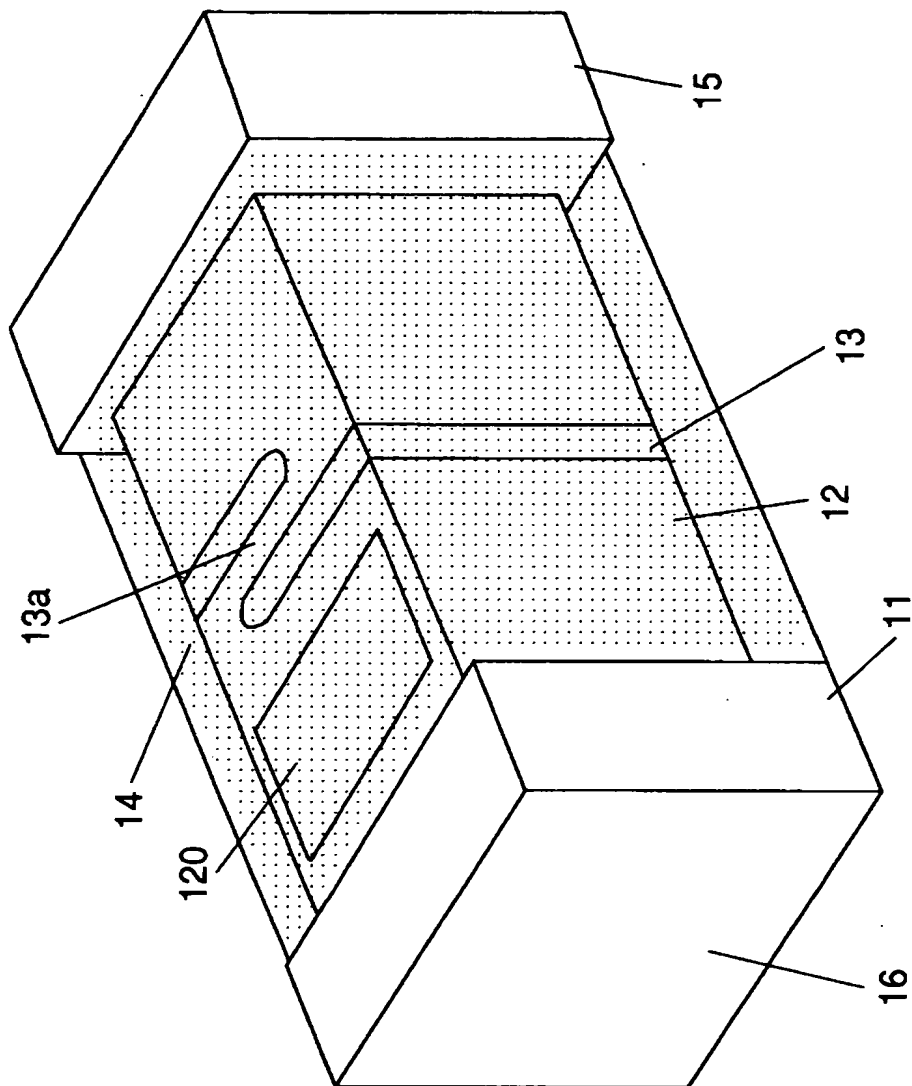




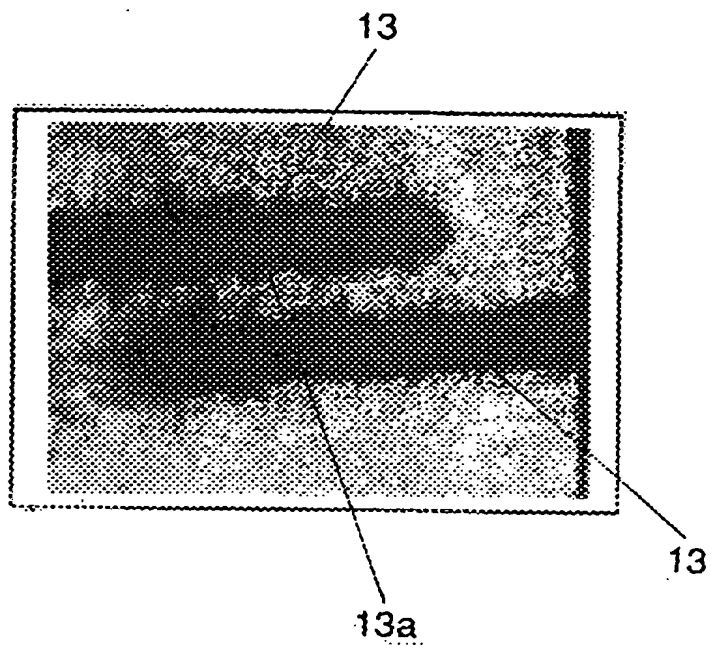
【図 13】

基台  
導電膜  
溝  
保護材

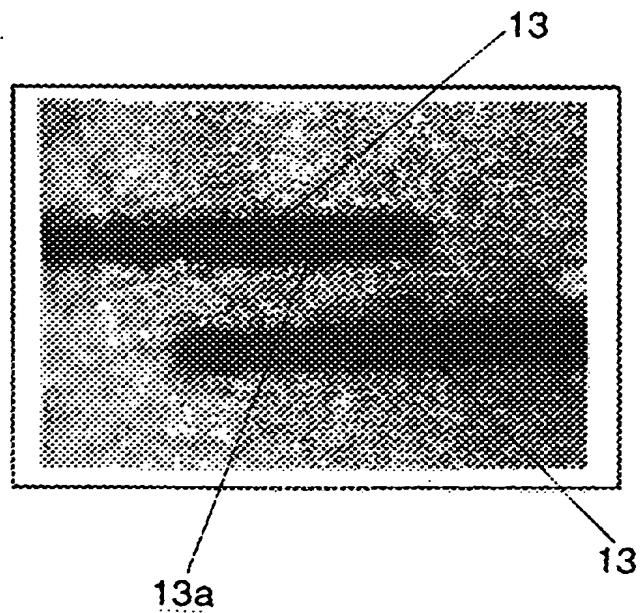
11  
12  
13  
14



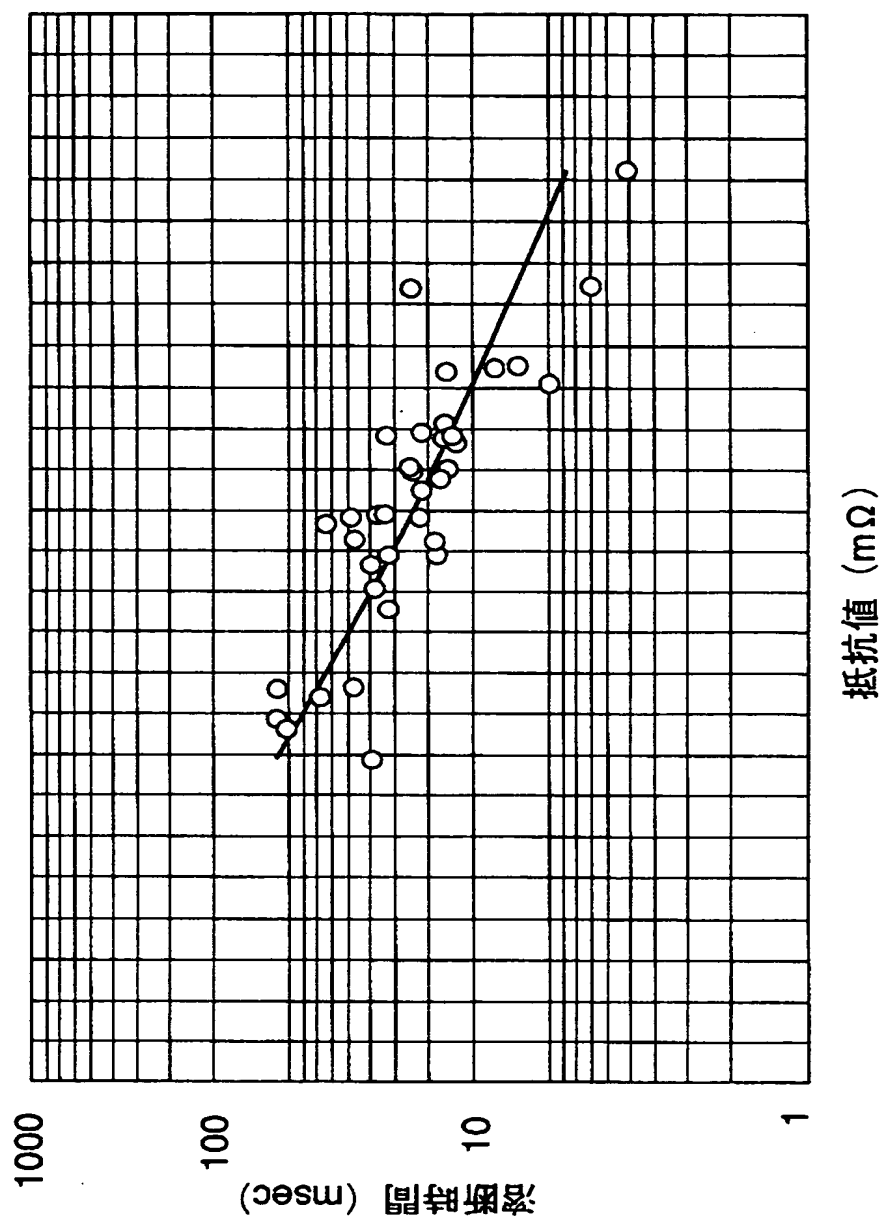
【図 1 4】



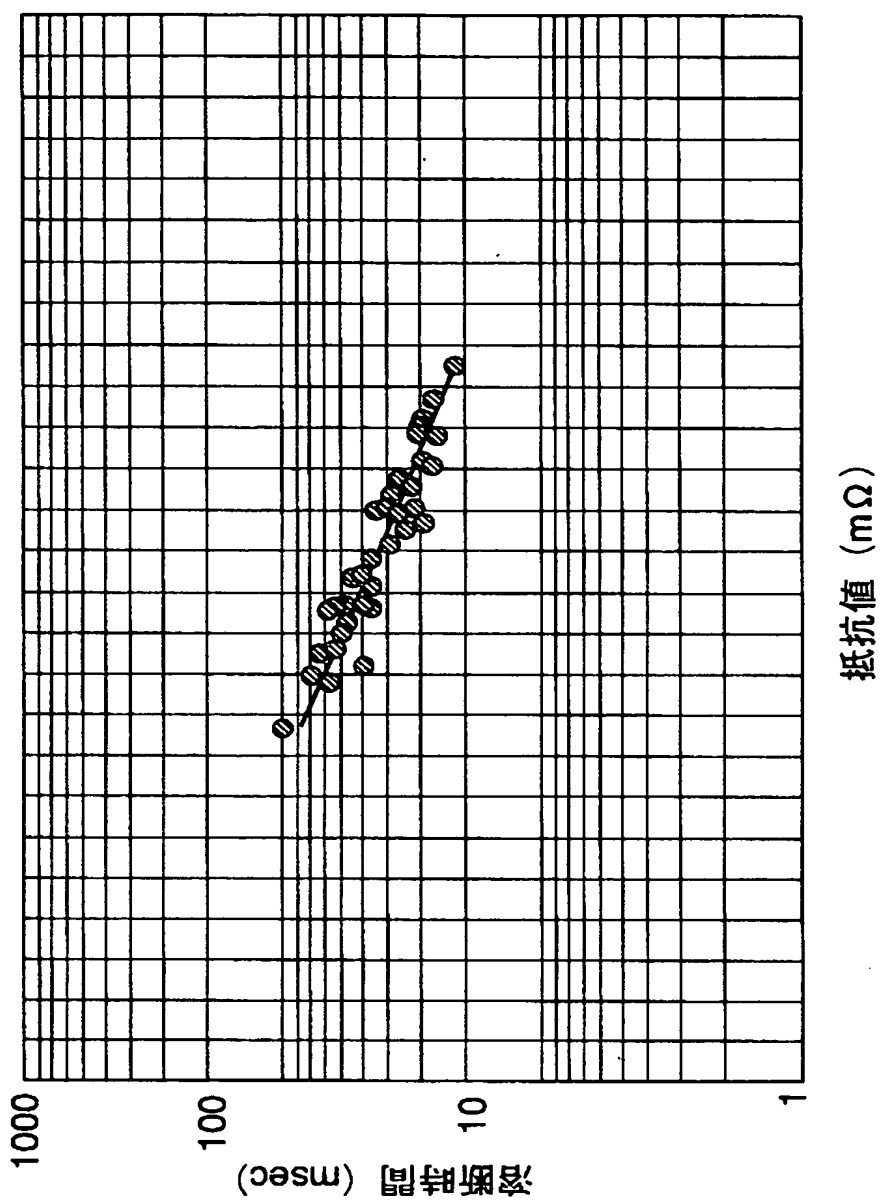
【図 1 5】



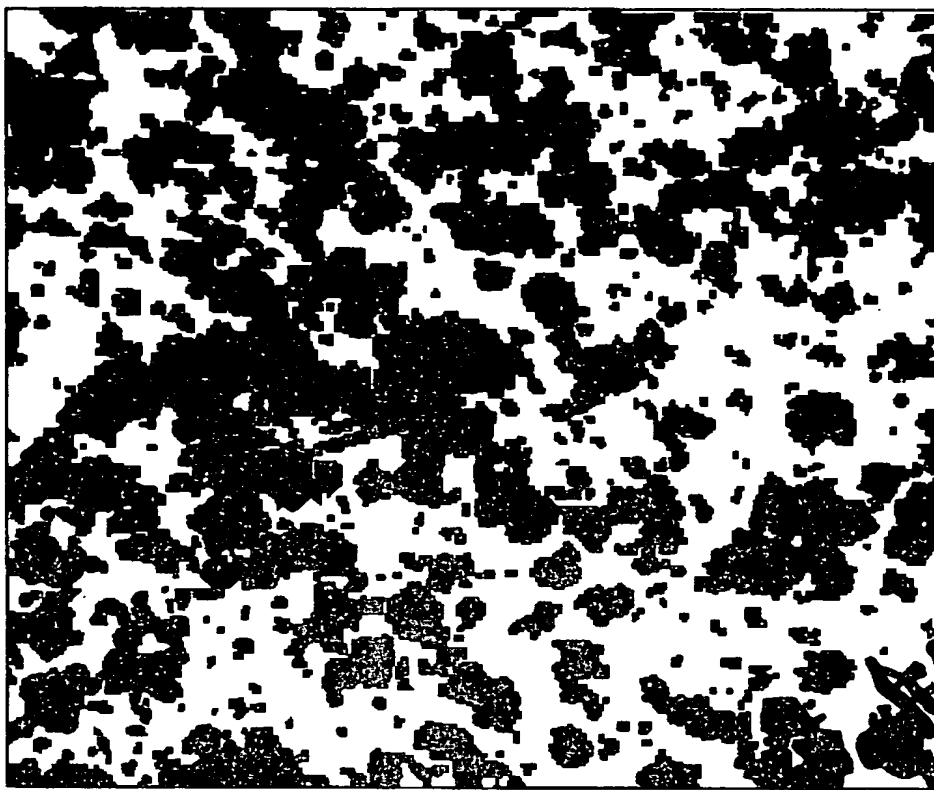
【図 1 6】



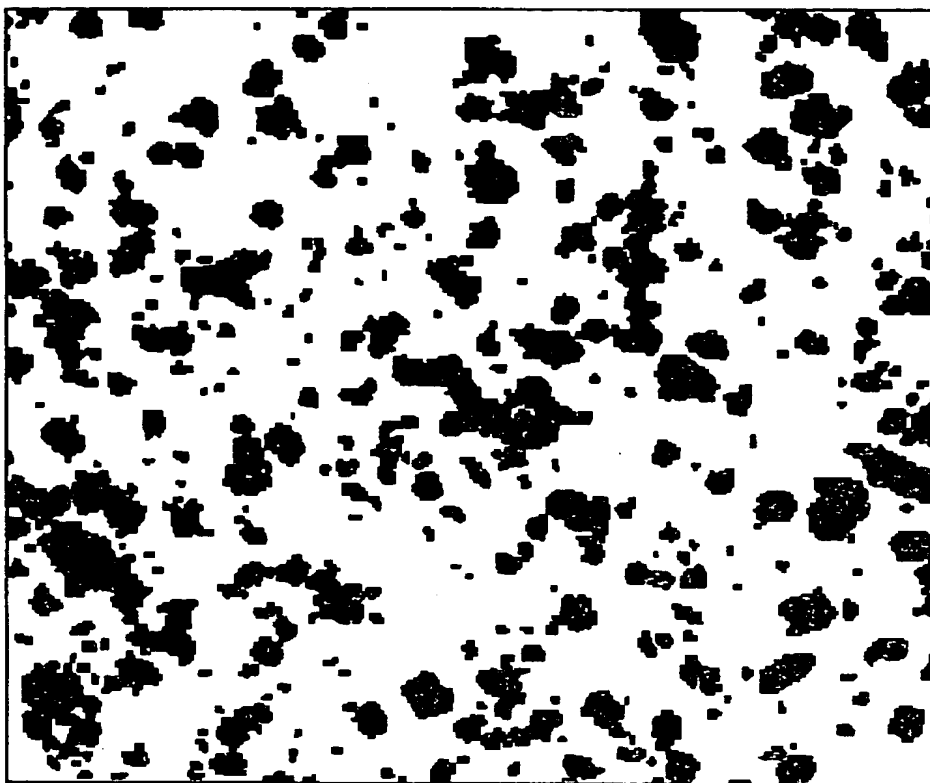
【図 17】



【図18】



【図 1 9】



【書類名】 要約書

【要約】

【課題】 本発明は、溶断特性のバラツキを抑えることができる回路保護素子を提供することを目的としている。

【課題手段】 柱状の基台 1 1 上に導電膜 1 2 を設け、導電膜 1 2 に溝 1 3 を設けることによって、狭幅部 1 3 a を設け、狭幅部 1 3 a を規制する溝 1 3 の幅を 6 ～ 4 5  $\mu$  m とした。

【選択図】 図 1

出願人履歴情報

識別番号 [000005821]

1. 変更年月日	1990年 8月28日
[変更理由]	新規登録
住 所	大阪府門真市大字門真1006番地
氏 名	松下電器産業株式会社